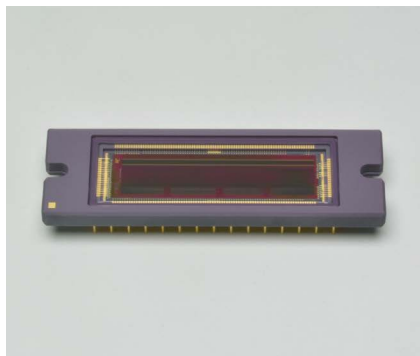


CMOSリニアイメージセンサ



S13774

高速読み出し (100 klines/s)が可能

S13774は、高速スキャンを必要とする産業用カメラの用途に開発されたCMOSリニアイメージセンサです。画素ごとに読み出しアンプとA/D変換器を搭載した列並列読み出し方式を採用しているため、高速読み出しが可能です。A/D変換器の分解能は、10-bit (高速モード: 100 klines/s max.)と12-bit (低速モード: 25 klines/s max.)から選択できます。ビデオ信号は180 MHzのLVDS方式で、シリアル出力されます。

■ 特長

- 画素サイズ: 7 × 7 μm
- 画素数: 4096
- 高速読み出し: 100 klines/s
- 全画素同時蓄積
- 3.3 V電源動作
- SPI通信機能
- 10-bit/12-bit A/D変換器を搭載

■ 用途

- マシンビジョン
- フィルム検査
- プリント基板外観検査
- 印字検査

■ 構成

項目	仕様	単位
画素数	4096	-
画素ピッチ	7	μm
画素高さ	7	μm
有効受光面長	28.672	mm
パッケージ	セラミック	-
窓材*1	硼珪酸ガラス	-

*1: ARコート付き (400~800 nmで反射率1%以下)

■ 絶対最大定格 (Ta=25 °C)

項目	記号	条件	定格値	単位
電源電圧	アナログ端子	Vdd(A)	-0.3 ~ +3.9	V
	デジタル端子	Vdd(D)	-0.3 ~ +3.9	V
	カウンタ端子	Vdd(C)	-0.3 ~ +3.9	V
デジタル入力信号端子電圧*2	Vi		-0.3 ~ +3.9	V
Vref_cp1端子電圧	Vref_cp1		-0.3 ~ +6.5	V
Vref_cp2端子電圧	Vref_cp2		-2.0 ~ +0.3	V
動作温度	Topr	結露なきこと*3	-5 ~ +70	°C
保存温度	Tstg	結露なきこと*3	-10 ~ +70	°C

*2: CS, SCLK, MOSI, RSTB, MCLK, MST, All-reset, PII-reset

*3: 高温環境においては、製品とその周囲で温度差があると製品表面が結露しやすく、特性や信頼性に影響が及ぶことがあります。
注) 絶対最大定格を一瞬でも超えると、製品の品質を損なう恐れがあります。必ず絶対最大定格の範囲内で使用してください。

■ 推奨動作条件 (Ta=25 °C)

項目		記号	Min.	Typ.	Max.	単位
電源電圧	アナログ端子	Vdd(A)	3.15	3.3	3.45	V
	デジタル端子	Vdd(D)	3.15	3.3	3.45	
	カウンタ端子	Vdd(C)	3.15	3.3	3.45	
デジタル入力電圧	Highレベル	Vi(H)	3	Vdd(D)	Vdd(D) + 0.25	V
	Lowレベル	Vi(L)	0	-	0.3	

■ 電気的特性

デジタル入力信号

[Ta=25 °C, Vdd (A)=Vdd (D)=Vdd (C)=3.3 V]

項目		記号	Min.	Typ.	Max.	単位
マスタークロックパルス周波数		f(MCLK)	29	30	31	MHz
マスタークロックパルスデューティ周期		D(MCLK)	45	50	55	%
マスタースタートパルス 周期*4	高速モード	tpi(MST)	300/f(MCLK)	-	-	s
	低速モード		1200/f(MCLK)	-	-	
マスタースタートパルス High期間*4	高速モード	thp(MST)	166/f(MCLK)	-	-	s
	低速モード		664/f(MCLK)	-	-	
マスタースタートパルス Low期間*4	高速モード	tlp(MST)	2/f(MCLK)	-	-	s
	低速モード		8/f(MCLK)	-	-	
マスタークロック - マスタースタート 遅延時間		tCSD	-	-	5	ns
マスタークロック - リセット遅延 時間*5		tCRD	-	-	5	ns
上昇時間*6		tr(sigi)	-	5	7	ns
下降時間*6		tf(sigi)	-	5	7	ns

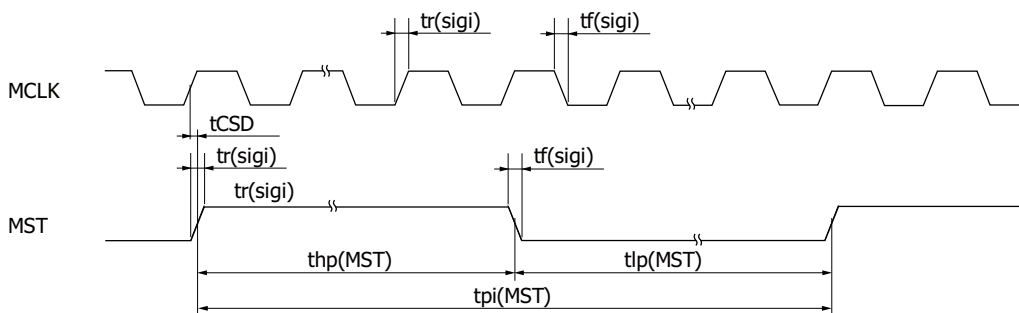
*4: 高速モードは、最大ラインレートが100 klines/sです。tpi(MST)=300/f(MCLK)の時にラインレートが100 klines/sとなります。

低速モードは、最大ラインレートが25 klines/sです。tpi(MST)=1200/f(MCLK)の時にラインレートが25 klines/sとなります。

*5: MCLK の立ち上がりに対するPLL_ResetおよびAll_Resetの立ち上がりの遅延時間

*6: 入力電圧が10%から90%の間で上昇/下降する時間

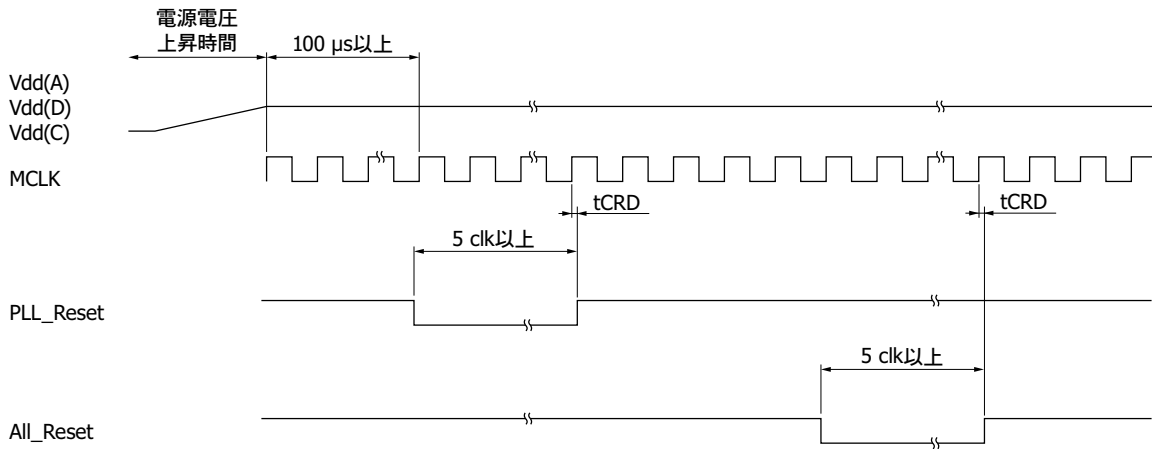
■ MCLK, MST入力タイミング



KMPC0677EA

■ PLL_Reset, All_Reset入カタイミング

電源を投入した100 μs後、PLL_Reset、All_Resetの順で、それぞれマスタークロックパルス5周期分以上の期間をLowにしてください。



KMPDC0663B

デジタル出力信号

[Ta=25 °C, Vdd (A)=Vdd (D)=Vdd (C)=3.3 V, f (MCLK)=30 MHz]

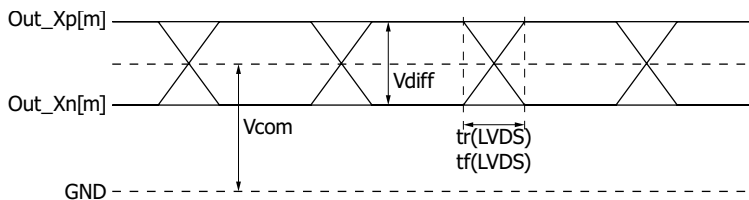
項目	記号	Min.	Typ.	Max.	単位
ビデオデータレート (LVDS)	DR	f(MCLK)×6			MHz
ラインレート	高速モード	-	-	100	klines/s
	低速モード	-	-	25	
LVDS出力電圧*7	オフセット	Vcom	1.13	1.25	V
	差動	Vdiff	0.25	0.35	
LVDS上昇時間*8	tr(LVDS)	-	0.9	1.3	ns
LVDS下降時間*8	tf(LVDS)	-	0.9	1.3	ns
ビット出力同期信号-ビデオ出力遅延時間	tPDD	-2.6	-1.1	0.4	ns
ビット出力同期信号-画素同期信号遅延時間	tPDC	-2.4	-0.9	0.6	ns
ビット出力同期信号-フレーム同期信号遅延時間	上昇時間	tPDSR	-2.2	-0.7	ns
	下降時間	tPDSF	-2.2	-0.7	
CMOS出力電圧	High	Vsigo(H)	Vdd(D)-0.25	Vdd(D)	V
	Low	Vsigo(L)	-	0	
タイミング発生回路 クロックパルス周波数	高速モード	f(TGCLK)	-	f(MCLK)	Hz
	低速モード		-	f(MCLK)/4	
CMOS出力上昇時間*9	tr(sigo)	-	10	12	ns
CMOS出力下降時間*9	tf(sigo)	-	10	12	ns

*7: LVDS出力端子には、終端抵抗100 Ωを付けてください。

*8: 出力端子に2 pFの負荷容量が付いたときに、出力電圧が10~90%の間で上昇/下降する時間

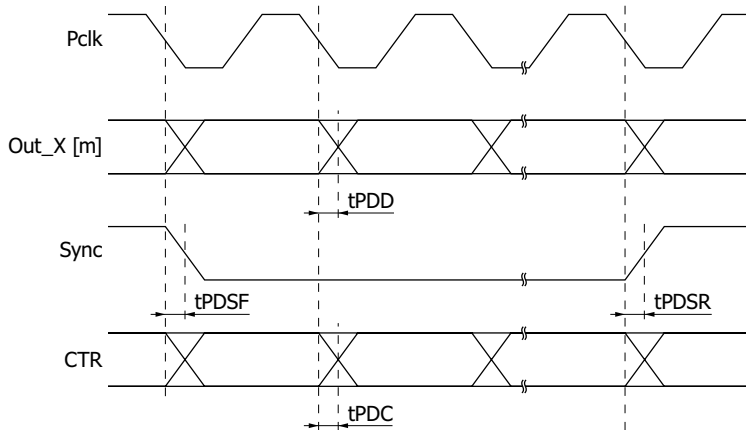
*9: 出力端子に10 pFの負荷容量が付いたときに、出力電圧が10~90%の間で上昇/下降する時間

■ LVDS出力電圧



KMPDC0658EB

■ 同期信号、ビデオ信号



KMPDC0659EB

- ・各波形は、LVDSのポジティブ信号とネガティブ信号の差分を表します。
- ・Out_X[m]はビデオ出力です。
X: A~P (ポート)
m: 0=下位bit, 1=上位bit
- ・pclkの立ち上がりでビデオ出力を取り込んでください。
- ・Syncの立ち上がり後にビデオ出力を開始します。Syncをデータ取り込み時の基準にしてください [タイミングチャート (P.8)参照]。
- ・CTRの立ち上がりと同時に下位bitはD0から、上位bitはD6から順に出力します。CTRをデータ取り込み時の基準にしてください [タイミングチャート (P.9)参照]。

消費電流

[Ta=25 °C, Vdd (A)=Vdd (D)=Vdd (C)=3.3 V, f(MCLK)=30 MHz, LR=100 klines/s]

項目	記号	Min.	Typ.	Max.	単位
Vdd(A)端子*10	Ic1	80	140	200	mA
Vdd(D)端子*10	Ic2	220	400	530	
Vdd(C)端子*10	Ic3	510	810	1110	

*10: 飽和露光量の光を入射

■ A/D変換器の電気的特性 [Ta=25 °C, Vdd (A)=Vdd (D)=Vdd (C)=3.3 V, f(MCLK)=30 MHz]

項目	記号	仕様	単位
解像度	高速モード	10*11	bit
	低速モード	12	
変換電圧範囲	-	0 ~ 1.3	V

*11: 10-bit 相当。オフセット出力から飽和出力までが、約 1024DN となります。

■ 電気的および光学的特性 [Ta=25 °C, Vdd (A)=Vdd (D)=Vdd (C)=3.3 V, f(MCLK)=30 MHz, ゲイン: 初期値, オフセット: 初期値, tpi (MST)=10 μs (高速モード), 40 μs (低速モード)]

各モード共通

項目	記号	Min.	Typ.	Max.	単位
感度波長範囲	λ	400~1000			nm
最大感度波長	λ_p	-	700	-	nm
感度不均一性*12	PRNU	ゲイン=1	±5	±10	%
		ゲイン=8	±5	±10	
残像*13	Lag	-	-	0.1	%
飽和電荷量	Qsat	29	30	-	ke ⁻
SNR max.	-	ゲイン=1	43	45	dB
		ゲイン=8	32	35	

*12: 飽和の約50%の露光量の均一光を照射した場合の出力均一性で、両端の3画素を除いた4090画素で以下のように定義します。

$$PRNU = (\Delta X/X) \times 100 [\%]$$

*13: 飽和出力状態で、データを読み出した後に残る1つ前のデータの信号成分。飽和露光量以上の光が入射すると残像は増加します。

高速モード

項目	記号	ゲイン	Min.	Typ.	Max.	単位
オフセットばらつき*14	VSNU	1	-	3	18	mV
			-	2.4	14.4	DN
		8	-	7.5	45	mV
			-	6	36	DN
暗出力*15	VD	1	-	0.5	20	mV
			-	0.4	16	DN
		8	-	4	160	mV
			-	3.2	128	DN
受光感度*16	Sw	1	-	45	-	V/(lx·s)
			-	36k	-	DN/(lx·s)
		8	-	360	-	V/(lx·s)
			-	290k	-	DN/(lx·s)
変換効率	CE	1	-	42	-	μV/e ⁻
			-	33	-	mDN/e ⁻
		8	-	340	-	μV/e ⁻
			-	270	-	mDN/e ⁻
飽和出力	Vsat	-	1.2	1.25	-	V
			975	1000	-	DN
読み出しノイズ*17	Nread	1	-	0.63	1.9	mV rms
			-	0.5	1.5	DN rms
		8	-	1.5	4.5	mV rms
			-	1.2	3.6	DN rms
ダイナミックレンジ*18	Drange	1	670	2000	-	-
		8	260	800	-	-

低速モード

項目	記号	ゲイン	Min.	Typ.	Max.	単位		
オフセットばらつき*14	VSNU	1	-	3	18	mV		
			-	9.6	57.6	DN		
		8	-	7.5	45	mV		
			-	24	144	DN		
暗出力*15	VD	1	-	0.5	20	mV		
			-	1.6	64	DN		
		8	-	4	160	mV		
			-	12.8	512	DN		
		受光感度*16	Sw	1	-	45	-	V/(lx·s)
					-	140k	-	DN/(lx·s)
8	-			360	-	V/(lx·s)		
	-			1200k	-	DN/(lx·s)		
変換効率	CE	1	-	42	-	$\mu\text{V}/e^-$		
			-	130	-	mDN/ e^-		
		8	-	340	-	$\mu\text{V}/e^-$		
			-	1100	-	mDN/ e^-		
飽和出力	Vsat	-	1.2	1.25	-	V		
			3900	4000	-	DN		
読み出しノイズ*17	Nread	1	-	0.38	1.1	mV-rms		
			-	1.2	3.6	DN-rms		
		8	-	1.6	4.7	mV-rms		
			-	5	15	DN-rms		
ダイナミックレンジ*18	Drange	1	1100	3300	-	-		
		8	260	800	-			

*14: 暗状態で測定。最大と最少の差。

*15: $T_s=10$ ms, オフセット出力レベルとの電圧差

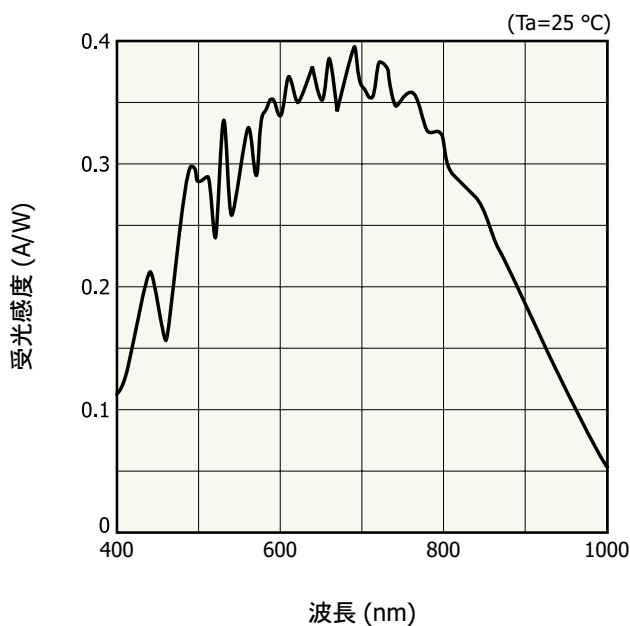
*16: 2856 K, タングステンランプ

*17: 暗状態

*18: Vsat/Nread

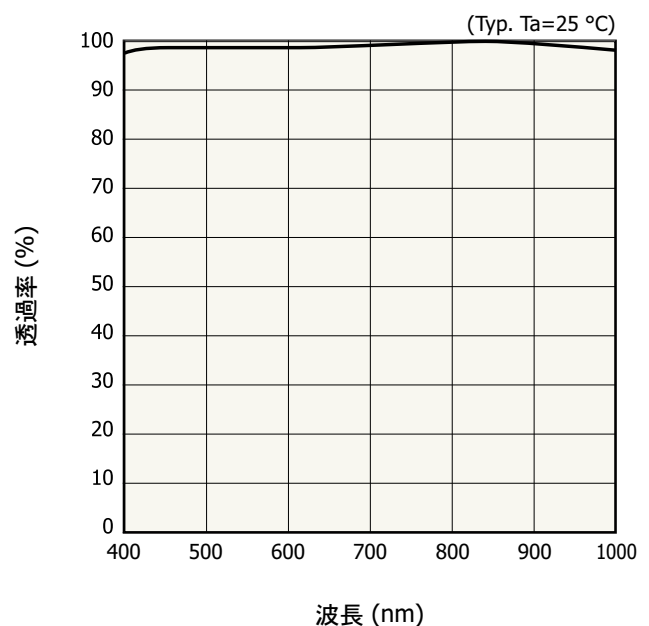
注) DN (Digital Number): A/D変換器の出力の単位

■ 分光感度特性 (代表例)



KMPDB0493JA

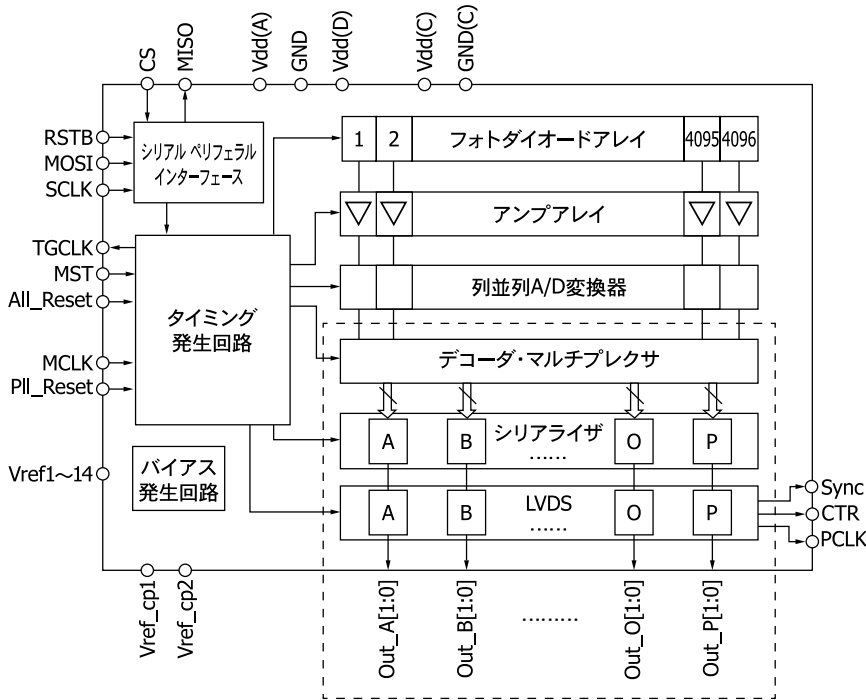
■ 窓材の分光透過特性



KMPDB0494JA

■ ブロック図

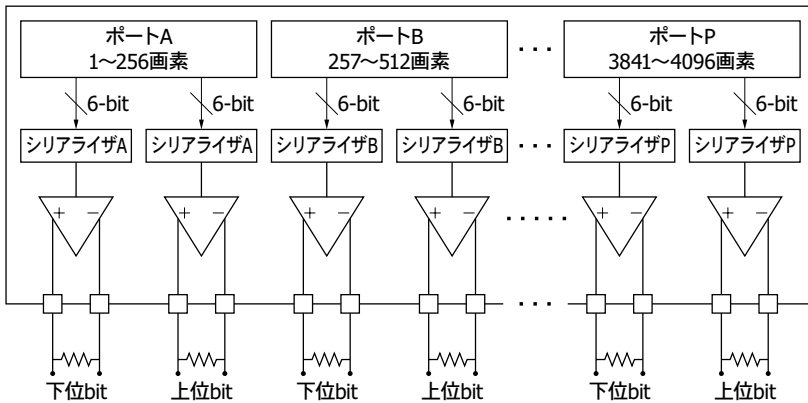
ビデオ出力信号は、16ポート (A~P)に分かれて出力されます。各ポートからは、256画素分のデータが出力されます (各ポートから出力される画素No.: A=1~256, B=257~512, …P=3841~4096)



KMPDC06373C

■ ビデオ出力部拡大図 (フル出力モード)

各ポートの出力は、上位bitと下位bitのLVDSペアに分割されます。

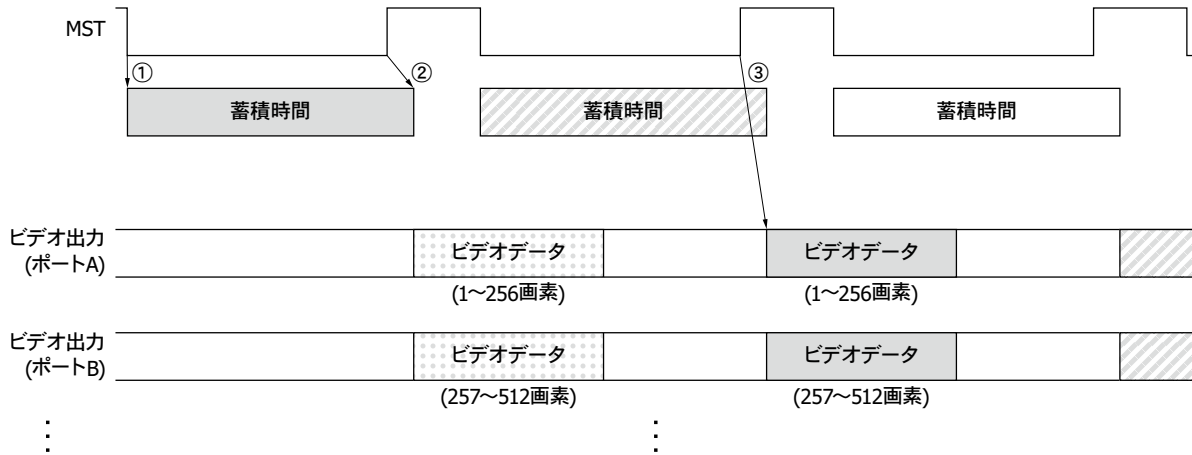


KMPDC07153A

■ タイミングチャート

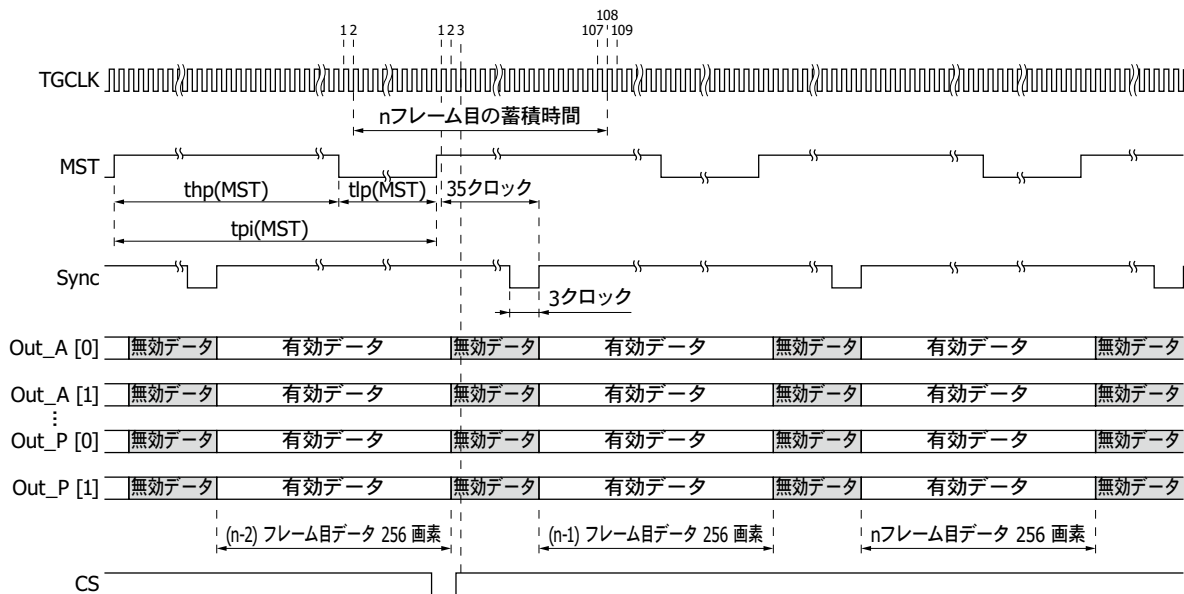
■ 動作説明

蓄積時間はマスタースタートパルスのLow期間で決まります。



KMPDC07163A

- ①蓄積時間の開始は、マスタースタートパルスの立ち下がりによって決まります。
 - ②蓄積時間の終了は、マスタースタートパルスの立ち上がりによって決まります。
 - ③ビデオデータは、マスタースタートパルスの次のサイクルの立ち上がりの後に出力されます。ビデオデータは1画素目から順に出力されます (各ポート256画素のデータを出力)。
- ※ビデオ出力の間も、信号の蓄積は可能です。

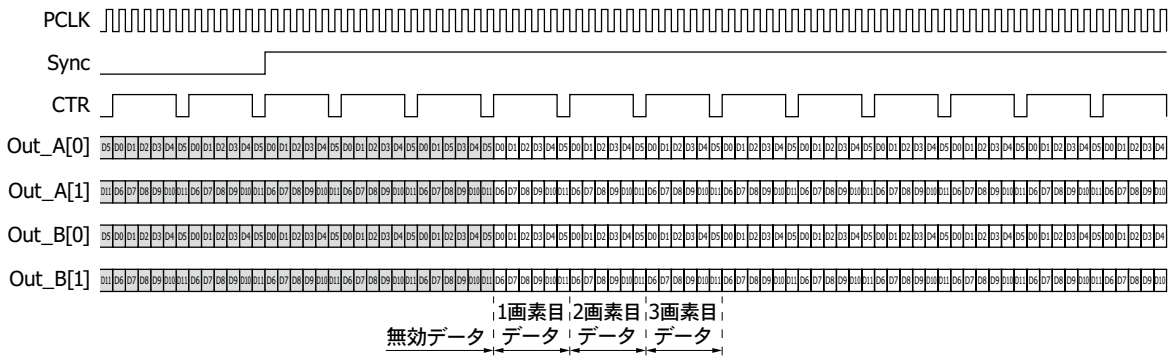


KMPDC06603A

- ・ラインレートは、マスタースタートパルス周期の逆数です。
- ・TGCLKは、センサ内部のタイミング発生回路のクロックです。高速モードでは、TGCLKはMCLKと同じ周波数です。低速モードでは、TGCLKはMCLKの1/4の周波数です。
- ・蓄積時間は、マスタースタートパルスのLow期間 + TGCLKの106周期分に相当します。
- ・マスタースタートパルスの立ち上がり + TGCLK 3クロック目までにSPIのレジスタが設定された場合、SPIのレジスタの設定はnフレーム目のデータから反映されます。
- ・1/4出力モードでは、以下の出力のみが有効です。
Out_A[0], Out_C[0], Out_E[0], Out_G[0], Out_I[0], Out_K[0], Out_M[0], Out_O[0]

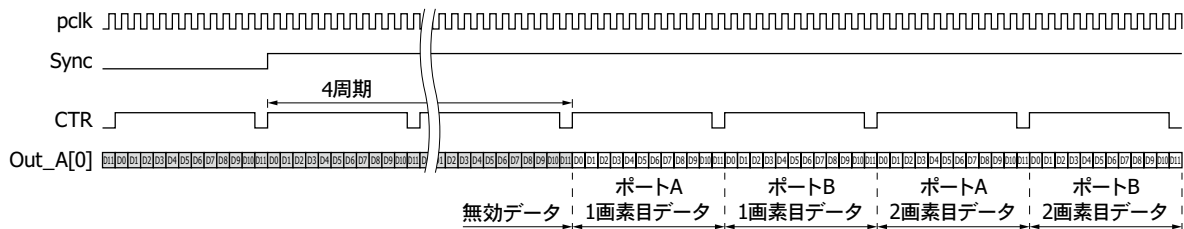
例: ポートA, B

■ フル出力モード



KMPDC06613A

■ 1/4出力モード

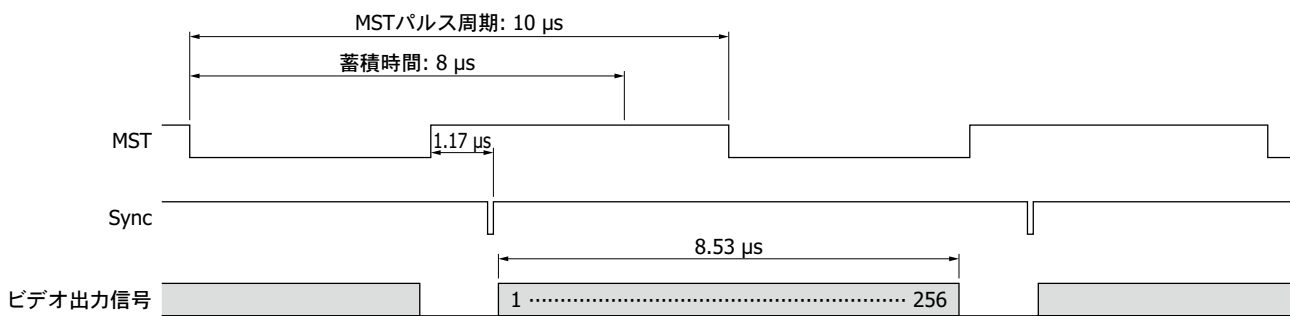


KMPDC06623A

■ 動作例

■ 例1

ラインレート=100 kline/s、マスタークロックパルス周波数=30 MHz、高速モード、フル出力モード、最大蓄積時間



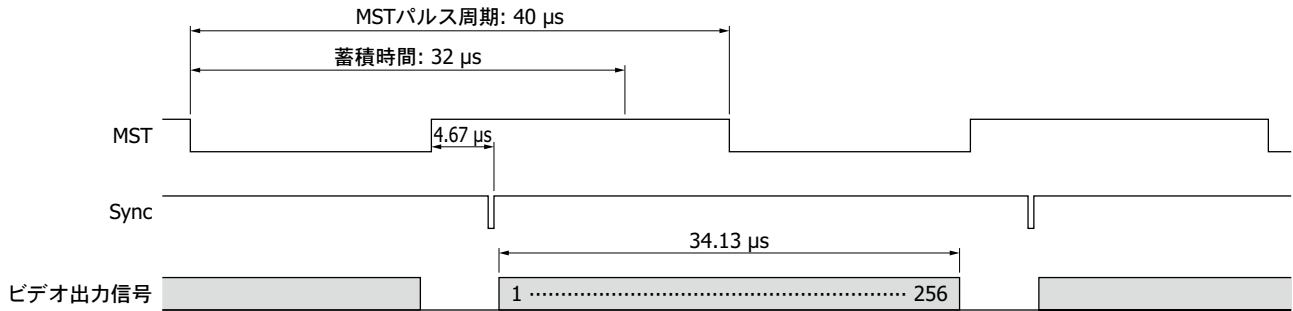
KMPDC06913A

- ・マスタースタートパルス周期=300/f(MCLK)=10 μs (ラインレートはスタートパルス周期の逆数)
- ・マスタースタートパルスLow期間=マスタースタートパルス周期 - マスタースタートパルスHigh期間の最小期間
=300/f(MCLK) - 166/f(MCLK)=300/30 MHz - 166/30 MHz=134/30 MHz=4.47 μs
- ・蓄積時間=マスタースタートパルスのLow期間 + マスタークロックパルス106周期
=(134 + 106)/30 MHz=8 μs

マスタースタートパルスの立ち上がりの約1.17 μs後にSyncが立ち上がり、その後、ビデオ出力信号が1画素目から順に出力されます (各ポートからは256画素分が出力)。

■ 例2

ラインレート=25 kline/s、マスタークロックパルス周波数=30 MHz、低速モード、1/4出力モード、最大蓄積時間



KMPDC06923A

- ・マスタースタートパルス周期= $1200/f(\text{MCLK})=40 \mu\text{s}$ (ラインレートはスタートパルス周期の逆数)
- ・マスタースタートパルスLow期間=マスタースタートパルス周期 - マスタースタートパルスHigh期間の最小期間
 $=1200/f(\text{MCLK}) - 664/f(\text{MCLK})=1200/30 \text{ MHz} - 664/30 \text{ MHz}=536/30 \text{ MHz}=17.87 \mu\text{s}$
- ・蓄積時間=マスタースタートパルスのLow期間 + マスタークロックパルス424周期
 $=(536+424)/30 \text{ MHz}=32 \mu\text{s}$

マスタースタートパルスの立ち上がりの約4.67 μs後にSyncが立ち上がり、その後、ビデオ出力信号が1画素目から順に出力されます (各ポートからは256画素分が出力)。

■ SPIのアドレスの設定

アドレス (10進数)	レジスタ	初期値		設定
		2進数	10進数	
0	Mode[1:0]	---- --00	0	Mode[0] 高速/低速モード (初期設定: 高速モード) Mode[1] ビデオ出力本数 (初期設定: フル出力モード)
19	pclk_delay[5:0]	--00 0000	0	pclkのタイミング (初期設定: pclk_delay[5:0]=0)
20	AGC[4:0]	---1 0000	16	ゲイン (初期設定: ゲイン=1)
21	Offset[11:8]	---- 0000	31	出力オフセット (初期設定: 31)
22	Offset[7:0]	0001 1111		

注) 必ず上の表のアドレスに設定してください。上の表にないアドレスに設定すると、誤作動することがあります。

■ 高速/低速モード

以下の2つのモードから最大ラインレートを選択できます。

- ・高速モード (Mode[0]=0): 最大ラインレート=100 klines/s, A/D変換器の分解能=10-bit
(オフセット出力から飽和出力までが約1024 DNとなります。)
- ・低速モード (Mode[0]=1): 最大ラインレート=25 klines/s, A/D変換器の分解能=12-bit

■ ビデオ出力本数

以下の2つのモードから選択できます。

- ・フル出力モード (Mode[1]=0): ビデオ出力=64本 (LVDS32ペア)
- ・1/4出力モード (Mode[1]=1): ビデオ出力=16本 (LVDS8ペア)
ラインレートを25 klines/sより速くする場合は、1/4出力モードにしないでください。

注) 詳細はタイミングチャート (P.9)を参照してください。

■ pclkのタイミング

pclkタイミングをセンサ内部で遅延させて出力することができます。pclk_delay[5:0]=0~63に設定してください。

pclk_delay[5:0]が1増加すると、pclkが約0.15 ns遅延して出力されます。

■ ゲイン設定

以下の表にない設定をすると、センサが正しく動作しない場合があります。以下の表中の設定をしてください。

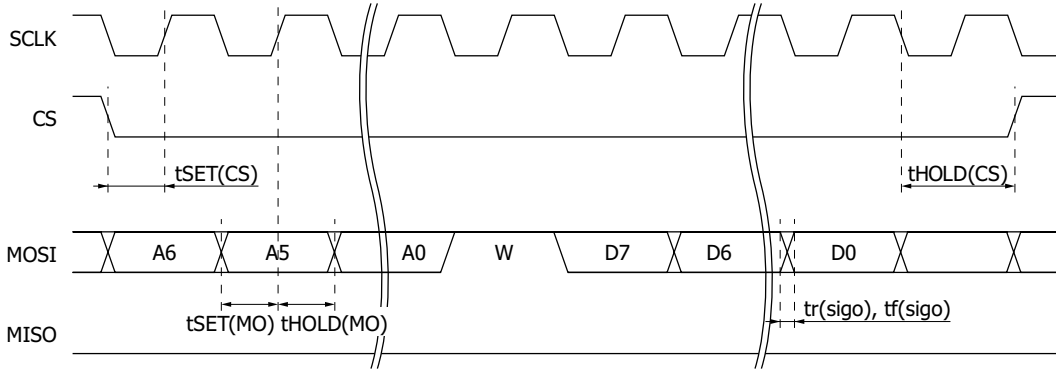
10進数	AGC[4:0]					ゲイン	説明
	2進数						
	[4]	[3]	[2]	[1]	[0]		
0	0	0	0	0	0	20	
1	0	0	0	0	1	10	
2	0	0	0	1	0	8	
4	0	0	1	0	0	4	
8	0	1	0	0	0	2	
16	1	0	0	0	0	1	初期設定

■ 出力オフセット設定

Offset[11:0]=0~1023に設定してください。Offset[11:0]が1増加すると、1DN分オフセット値が増加します。製品の個体ばらつきなどにより、実際のオフセット値は設定値より多少ずれた値になります。なおoffset[11:10]=0にしてください。

SPIの設定

SPIの設定は、SCLK、CS、MOSIを用いて行います。RSTBをLowにすると、全項目が初期設定となります。



KMPDC0693EA

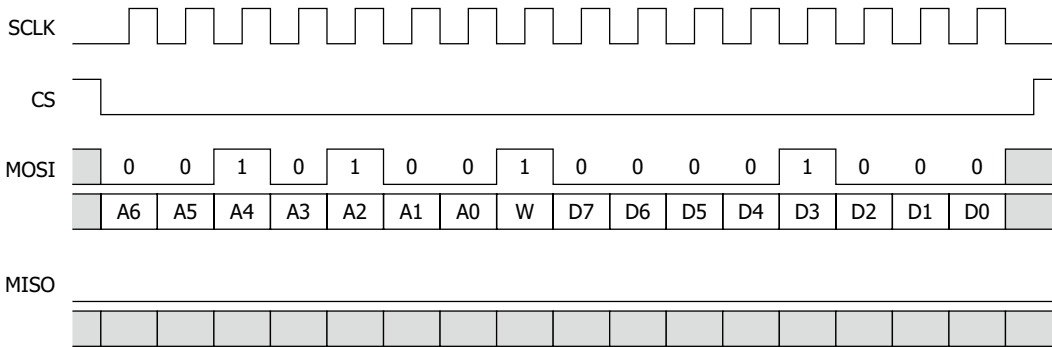
[$T_a=25\text{ }^\circ\text{C}$, $V_{dd}(A)=V_{dd}(D)=V_{dd}(C)=3.3\text{ V}$, $f(\text{MCLK})=30\text{ MHz}$, $\text{LR}=100\text{ klines/s}$]

項目	記号	Min.	Typ.	Max.	単位
SPIクロックパルス周波数	$f(\text{SCLK})$	-	7.5	10	MHz
SPIセットアップ時間 (CS)	$t_{SET}(CS)$	7	-	-	ns
SPIホールド時間 (CS)	$t_{HOLD}(CS)$	7	-	-	ns
SPIセットアップ時間 (MOSI)	$t_{SET}(MO)$	7	-	-	ns
SPIホールド時間 (MOSI)	$t_{HOLD}(MO)$	7	-	-	ns
デジタル入力信号上昇時間*19	$t_r(sigi)$	-	5	7	ns
デジタル入力信号下降時間*19	$t_f(sigi)$	-	5	7	ns

*19: 入力電圧が、10%から90%まで上昇/下降する時間

■ SPIの設定例

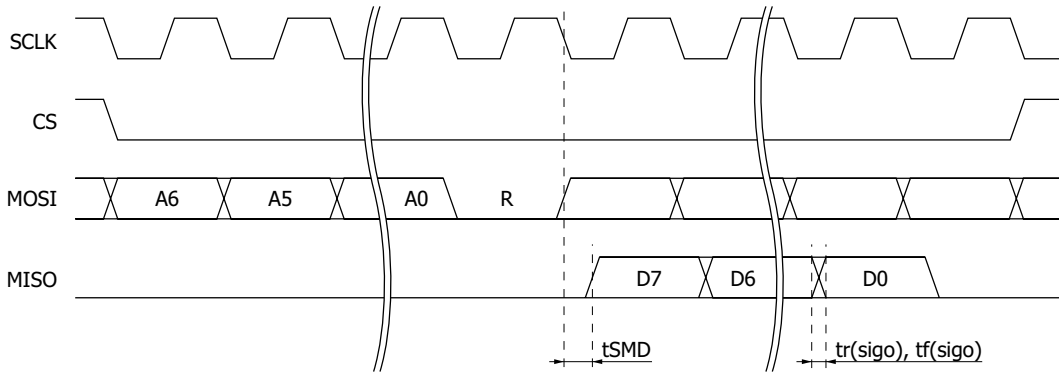
AGC [4:0]=8を書き込み (ゲインを2倍に設定)



KMPDC0694EA

■ SPI設定の確認

以下の方法で、現状のSPI設定を確認することができます。



KMPDC0695EA

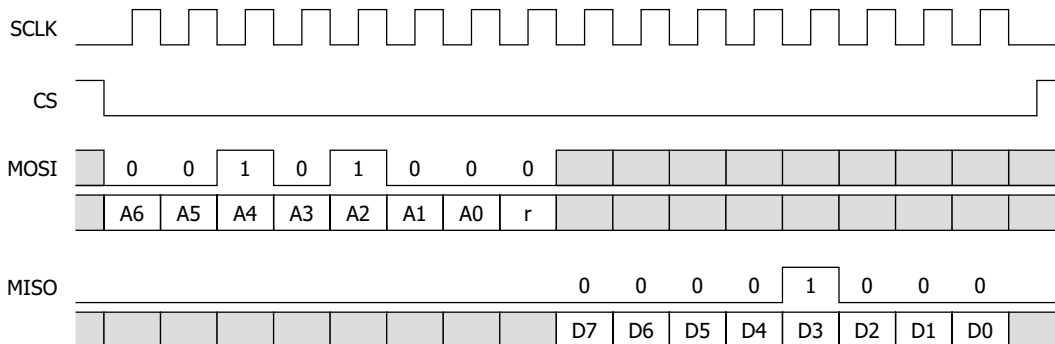
[Ta=25 °C, Vdd(A)=Vdd(D)=Vdd(C)=3.3 V, f(MCLK)=30 MHz, LR=100 klines/s]

項目	記号	Min.	Typ.	Max.	単位
出力信号上昇時間*20	tr(sigo)	-	10	12	ns
出力信号下降時間*20	tf(sigo)	-	10	12	ns
SCLK-MISO出力遅延時間	tSMD	-	-	25	ns

*20: 出力端子の負荷容量が10 pFの場合、出力電圧が10%から90%まで上昇/下降する時間。

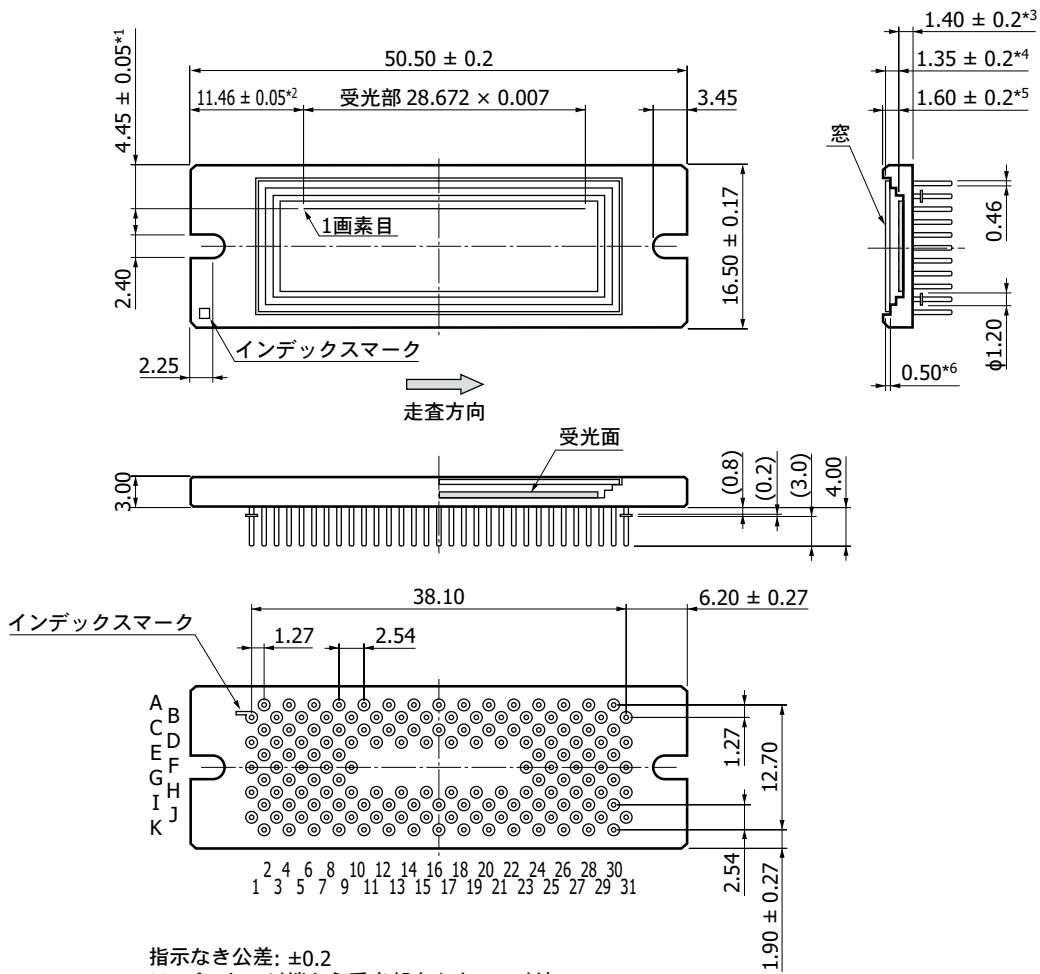
■ SPI設定の確認例

AGC [4:0]=8 (ゲイン2倍)を確認



KMPDC0696EA

外形寸法図 (単位: mm)



指示なき公差: ± 0.2

- *1: パッケージ端から受光部中心までの寸法
- *2: パッケージ端から受光部端までの寸法
- *3: パッケージ底面から受光面までの寸法
- *4: ガラス表面から受光面までの寸法
- *5: パッケージ表面から受光面までの寸法
- *6: ガラスの厚さ

KMPDA0572JA

■ ピン接続

ピンNo.	記号	機能	I/O	ピンNo.	記号	機能	I/O
A2	Out An[0]	ビデオ出力信号 (LVDS)	O	D23	Vref6	バイアス電圧*21	O
A4	Out An[1]	ビデオ出力信号 (LVDS)	O	D25	Syncp	フレーム同期信号 (LVDS)	O
A6	Out Cn[0]	ビデオ出力信号 (LVDS)	O	D27	MST	マスタースタート信号 (シングルエンド)	I
A8	Out Cn[1]	ビデオ出力信号 (LVDS)	O	D29	GND(C)	グラウンド	-
A10	Out En[0]	ビデオ出力信号 (LVDS)	O	D31	Vdd(C)	電源電圧 (3.3 V)	I
A12	Out En[1]	ビデオ出力信号 (LVDS)	O	E2	Vdd(D)	電源電圧 (3.3 V)	I
A14	Out Gn[0]	ビデオ出力信号 (LVDS)	O	E4	GND	グラウンド	-
A16	Out Gn[1]	ビデオ出力信号 (LVDS)	O	E6	Pll Reset	Pll回路リセット (シングルエンド)	I
A18	Out In[0]	ビデオ出力信号 (LVDS)	O	E8	CS	SPI選択信号 (シングルエンド)	I
A20	Out In[1]	ビデオ出力信号 (LVDS)	O	E24	NC	未接続	-
A22	Out Kn[0]	ビデオ出力信号 (LVDS)	O	E26	All Reset	タイミング発生回路リセット (シングルエンド)	I
A24	Out Kn[1]	ビデオ出力信号 (LVDS)	O	E28	GND(C)	グラウンド	-
A26	Out Mn[0]	ビデオ出力信号 (LVDS)	O	E30	Vdd(C)	電源電圧 (3.3 V)	I
A28	Out Mn[1]	ビデオ出力信号 (LVDS)	O	F1	Vdd(D)	電源電圧 (3.3 V)	I
A30	Out On[0]	ビデオ出力信号 (LVDS)	O	F3	GND	グラウンド	-
B1	Out Ap[0]	ビデオ出力信号 (LVDS)	O	F5	SCLK	SPIクロック信号 (シングルエンド)	I
B3	Out Ap[1]	ビデオ出力信号 (LVDS)	O	F7	MOSI	SPI入力信号 (シングルエンド)	I
B5	Out Cp[0]	ビデオ出力信号 (LVDS)	O	F9	RSTB	SPIリセット信号 (シングルエンド)	I
B7	Out Cp[1]	ビデオ出力信号 (LVDS)	O	F23	NC	未接続	-
B9	Out Ep[0]	ビデオ出力信号 (LVDS)	O	F25	NC	未接続	-
B11	Out Ep[1]	ビデオ出力信号 (LVDS)	O	F27	NC	未接続	-
B13	Out Gp[0]	ビデオ出力信号 (LVDS)	O	F29	GND(C)	グラウンド	-
B15	Out Gp[1]	ビデオ出力信号 (LVDS)	O	F31	Vdd(C)	電源電圧 (3.3 V)	I
B17	Out Ip[0]	ビデオ出力信号 (LVDS)	O	G2	Vdd(D)	電源電圧 (3.3 V)	I
B19	Out Ip[1]	ビデオ出力信号 (LVDS)	O	G4	GND	グラウンド	-
B21	Out Kp[0]	ビデオ出力信号 (LVDS)	O	G6	MISO	SPI出力信号 (シングルエンド)	O
B23	Out_Kp[1]	ビデオ出力信号 (LVDS)	O	G8	TGCLK	タイミング発生回路クロック信号 (シングルエンド)	O
B25	Out Mp[0]	ビデオ出力信号 (LVDS)	O	G24	NC	未接続	-
B27	Out Mp[1]	ビデオ出力信号 (LVDS)	O	G26	NC	未接続	-
B29	Out Op[0]	ビデオ出力信号 (LVDS)	O	G28	GND(C)	グラウンド	-
B31	Out Op[1]	ビデオ出力信号 (LVDS)	O	G30	Vdd(C)	電源電圧 (3.3 V)	I
C2	Vdd(D)	電源電圧 (3.3 V)	I	H1	Vdd(D)	電源電圧 (3.3 V)	I
C4	GND	グラウンド	-	H3	GND	グラウンド	-
C6	PCLKn	ビット出力同期信号 (LVDS)	O	H5	NC	未接続	-
C8	CTRn	画素同期信号 (LVDS)	O	H7	NC	未接続	-
C10	NC	未接続	-	H9	Vref7	バイアス電圧*21	O
C12	NC	未接続	-	H11	Vref8	バイアス電圧*21	O
C14	NC	未接続	-	H13	Vref9	バイアス電圧*21	O
C16	NC	未接続	-	H15	Vref10	バイアス電圧*21	O
C18	NC	未接続	-	H17	Vref11	バイアス電圧*21	O
C20	NC	未接続	-	H19	Vref12	バイアス電圧*21	O
C22	NC	未接続	-	H21	Vref13	バイアス電圧*21	O
C24	NC	未接続	-	H23	Vref14	バイアス電圧*21	O
C26	Syncn	フレーム同期信号 (LVDS)	O	H25	NC	未接続	-
C28	MCLK	マスタークロック信号 (シングルエンド)	I	H27	NC	未接続	-
C30	Out On[1]	ビデオ出力信号 (LVDS)	O	H29	GND(C)	グラウンド	-
D1	Vdd(D)	電源電圧 (3.3 V)	I	H31	Vdd(C)	電源電圧 (3.3 V)	I
D3	GND	グラウンド	-	I2	Vdd(D)	電源電圧 (3.3 V)	I
D5	PCLKp	ビット出力同期信号 (LVDS)	O	I4	GND	グラウンド	-
D7	CTRp	画素同期信号 (LVDS)	O	I6	NC	未接続	-
D9	Vref_cp1	昇圧回路用バイアス電圧 (5.5 V)*21	O	I8	NC	未接続	-
D11	Vref_cp2	昇圧回路用バイアス電圧 (-1.5 V)*21	O	I10	Vdd(A)	電源電圧 (3.3 V)	I
D13	Vref1	バイアス電圧*21	O	I12	GND	グラウンド	-
D15	Vref2	バイアス電圧*21	O	I14	Vdd(A)	電源電圧 (3.3 V)	I
D17	Vref3	バイアス電圧*21	O	I16	GND	グラウンド	-
D19	Vref4	バイアス電圧*21	O	I18	Vdd(A)	電源電圧 (3.3 V)	I
D21	Vref5	バイアス電圧*21	O	I20	GND	グラウンド	-

*21: GNDとの間に1 μ Fのコンデンサを挿入してください。

注) 空き端子(NC)はオープンとして、GNDには接続しないでください。

ピンNo.	記号	機能	I/O	ピンNo.	記号	機能	I/O
I22	Vdd(A)	電源電圧 (3.3 V)	I	J27	Out_Np[1]	ビデオ出力信号 (LVDS)	O
I24	GND	グラウンド	-	J29	Out_Pp[0]	ビデオ出力信号 (LVDS)	O
I26	NC	未接続	-	J31	Out_Pp[1]	ビデオ出力信号 (LVDS)	O
I28	NC	未接続	-	K2	Out_Bn[0]	ビデオ出力信号 (LVDS)	O
I30	Out_Pn[1]	ビデオ出力信号 (LVDS)	O	K4	Out_Bn[1]	ビデオ出力信号 (LVDS)	O
J1	Out_Bp[0]	ビデオ出力信号 (LVDS)	O	K6	Out_Dn[0]	ビデオ出力信号 (LVDS)	O
J3	Out_Bp[1]	ビデオ出力信号 (LVDS)	O	K8	Out_Dn[1]	ビデオ出力信号 (LVDS)	O
J5	Out_Dp[0]	ビデオ出力信号 (LVDS)	O	K10	Out_Fn[0]	ビデオ出力信号 (LVDS)	O
J7	Out_Dp[1]	ビデオ出力信号 (LVDS)	O	K12	Out_Fn[1]	ビデオ出力信号 (LVDS)	O
J9	Out_Fp[0]	ビデオ出力信号 (LVDS)	O	K14	Out_Hn[0]	ビデオ出力信号 (LVDS)	O
J11	Out_Fp[1]	ビデオ出力信号 (LVDS)	O	K16	Out_Hn[1]	ビデオ出力信号 (LVDS)	O
J13	Out_Hp[0]	ビデオ出力信号 (LVDS)	O	K18	Out_Jn[0]	ビデオ出力信号 (LVDS)	O
J15	Out_Hp[1]	ビデオ出力信号 (LVDS)	O	K20	Out_Jn[1]	ビデオ出力信号 (LVDS)	O
J17	Out_Jp[0]	ビデオ出力信号 (LVDS)	O	K22	Out_Ln[0]	ビデオ出力信号 (LVDS)	O
J19	Out_Jp[1]	ビデオ出力信号 (LVDS)	O	K24	Out_Ln[1]	ビデオ出力信号 (LVDS)	O
J21	Out_Lp[0]	ビデオ出力信号 (LVDS)	O	K26	Out_Nn[0]	ビデオ出力信号 (LVDS)	O
J23	Out_Lp[1]	ビデオ出力信号 (LVDS)	O	K28	Out_Nn[1]	ビデオ出力信号 (LVDS)	O
J25	Out_Np[0]	ビデオ出力信号 (LVDS)	O	K30	Out_Pn[0]	ビデオ出力信号 (LVDS)	O

注) ビデオ出力の記号の定義は以下の通りです。

Out_An[0]
 [0]: 下位(0~5) bit, [1]: 上位(6~11) bit
 p: 差動ペアの+側入力, n: 差動ペアの-側入力
 A~P: 出力ポート

推奨はんだ付け条件

項目	仕様	備考
はんだ温度	260 °C max. (5秒以内)	

注) はんだ条件の設定時には、あらかじめ実験を行って製品に問題が発生しないことを確認してください。

使用上の注意

(1) 静電気対策

本製品は静電気に対する保護回路を内蔵していますが、静電気による破壊を未然に防ぐために、作業員・作業台・作業工具の接地などの静電気対策を実施してください。また、周辺機器からのサージ電圧を防ぐようにしてください。

(2) 入射窓

入射窓ガラスの表面にゴミや汚れが付着すると画像に黒キズとして現れます。ゴミや汚れを拭き取る場合、乾いた布や綿棒などでこすると静電気発生の原因となります。アルコール類を少量含ませた柔らかい布・紙・綿棒などでゴミや汚れを拭き取り、シミが残らないように圧搾気体を吹き付けてください。

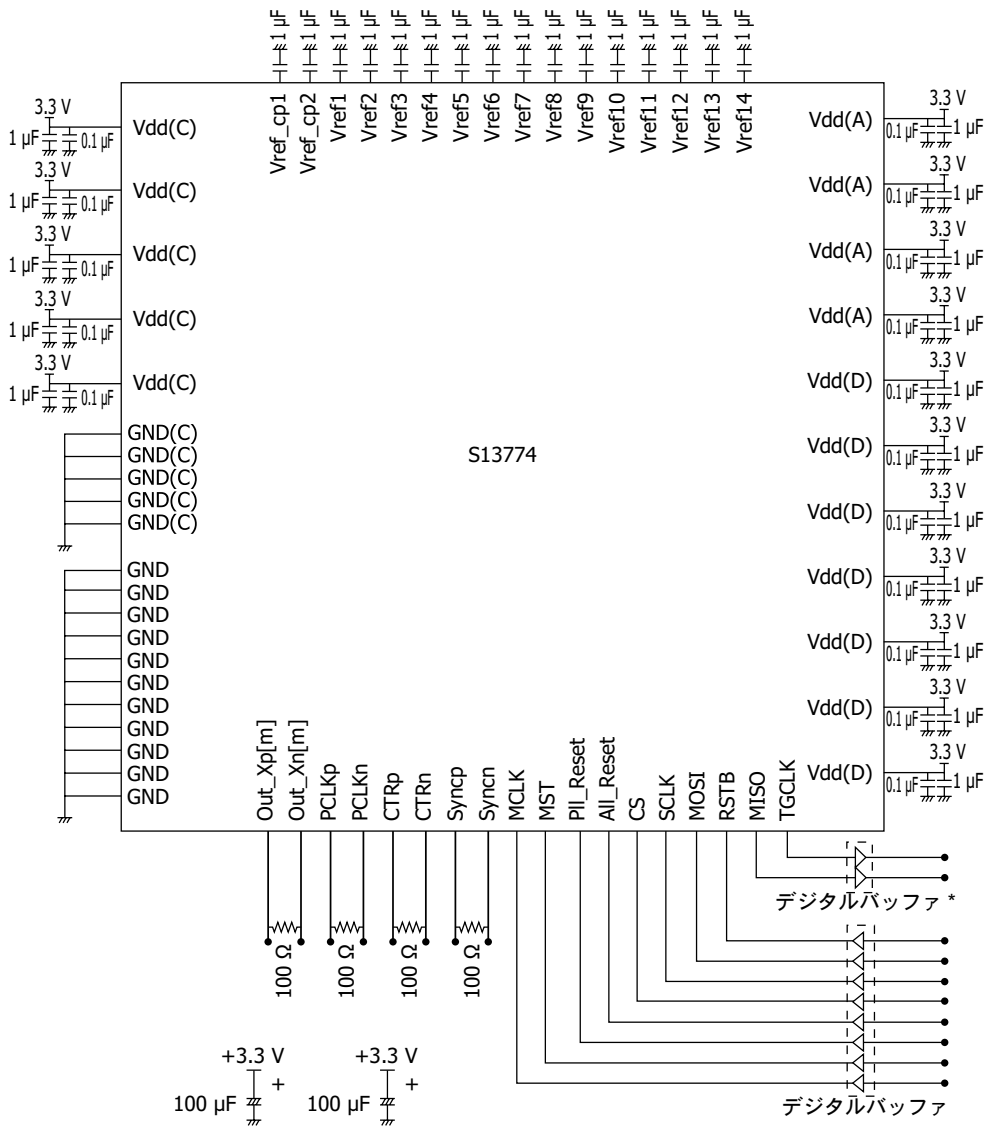
(3) 紫外線照射

本製品は紫外線照射による特性劣化を抑えるように設計されていないため、紫外線を照射しないでください。

(4) 製品の固定

本製品をネジで固定する場合はM2サイズのネジを使用し、締めつけトルクは0.08 N・m以下としてください。

接続回路例



GNDとGND(C)を1点アースしてください。
 * MISO、TGCLKを使用しない場合、デジタルバッファは不要です。

KMPDC06383B

関連情報

www.hamamatsu.com/sp/ssd/doc_ja.html

■ 注意事項

- ・製品に関する注意事項とお願い
- ・イメージセンサ／使用上の注意

■ 技術資料

- ・CMOSリニアイメージセンサ

本資料の記載内容は、令和4年9月現在のものです。

製品の仕様は、改良などのため予告なく変更することがあります。本資料は正確を期するため慎重に作成されたものですが、まれに誤記などによる誤りがある場合があります。本製品を使用する際には、必ず納入仕様書をご用命の上、最新の仕様をご確認ください。

本製品の保証は、納入後1年以内に瑕疵が発見され、かつ弊社に通知された場合、本製品の修理または代品の納入を限度とします。ただし、保証期間内であっても、天災および不適切な使用に起因する損害については、弊社はその責を負いません。

本資料の記載内容について、弊社の許諾なしに転載または複製することを禁じます。

浜松ホトニクス株式会社

www.hamamatsu.com

仙台営業所	〒980-0021	仙台市青葉区中央3-2-1 (青葉通プラザ11階)	TEL (022) 267-0121	FAX (022) 267-0135
筑波営業所	〒305-0817	つくば市研究学園5-12-10 (研究学園スクウェアビル7階)	TEL (029) 848-5080	FAX (029) 855-1135
東京営業所	〒100-0004	東京都千代田区大手町2-6-4 (常盤橋タワー11階)	TEL (03) 6757-4994	FAX (03) 6757-4997
中部営業所	〒430-8587	浜松市中区砂山町325-6 (日本生命浜松駅前ビル)	TEL (053) 459-1112	FAX (053) 459-1114
大阪営業所	〒541-0052	大阪市中央区安土町2-3-13 (大阪国際ビル10階)	TEL (06) 6271-0441	FAX (06) 6271-0450
西日本営業所	〒812-0013	福岡市博多区博多駅東1-13-6 (いちご博多イーストビル5階)	TEL (092) 482-0390	FAX (092) 482-0550

固体営業推進部 〒435-8558 浜松市東区市野町1126-1 TEL (053) 434-3311 FAX (053) 434-5184