

TDI-CCDイメージセンサ



S14810

S14813

TDI-CCDとCMOS読み出し回路を組み合わせたハイブリッド構造

高速撮影時においても、十分な明るさの画像が得られるTDI-CCDとデジタル出力のCMOS読み出し回路を組み合わせたイメージセンサです。S14813 (裏面入射型)は、S14810 (表面入射型)よりも紫外～可視域で高感度のため、低照度下でも鮮明な画像が得られます。

特長

- TDI-CCDにCMOS読み出し回路を組み合わせたセンサ
- 有効ビット数: 9.4-bit (データ幅: 10-bit)
- 高速ラインレート: 100 kHz max.
- 紫外線に対して高信頼性を実現 (S14813)
- 低ノイズ: 12 e⁻ rms typ. (S14813)
8 e⁻ rms typ. (S14810)
- 双方向転送

用途

- 高速移動サンプルの連続撮像
- マシンビジョン

構成

項目	仕様	
画素サイズ (H × V)	12 × 12 μm	
総画素数 (H × V)	1024 × 132	
有効画素数 (H × V)	1024 × 128	
イメージサイズ (H × V)	12.288 × 1.536 mm	
開口率	100%	
TDI段数	128	
アンチブルーミング	FW × 100 min.	
垂直クロック	2相 (双方向)	
出力回路	10-bit A/D変換器	
パッケージ	320ピンセラミック (外形寸法図を参照)	
窓材	S14810	硼珪酸ガラス*1
	S14813	石英ガラス*1
冷却	非冷却	

*1: 樹脂封止

注) 本製品は気密封止されていないため、透湿性があります。急激な温度・湿度変化のある環境で保管・使用するとパッケージ内部に結露が発生する場合がありますため、避けてください。

■ 絶対最大定格 (指定のない場合はTa=25 °C)

項目	記号	Min.	Typ.	Max.	単位	
動作温度*2	Topr	0	-	60	°C	
保存温度	Tstr	-40	-	70	°C	
出力トランジスタドレイン電圧	VOD	-10	-	9.5	V	
リセットドレイン電圧	VRD	-10	-	7.5	V	
オーバーフロードレイン電圧	VOFD	-10	-	7.5	V	
オーバーフローゲート電圧	VOFG	-20.5	-	7.5	V	
サミングゲート電圧	VSG	-20.5	-	4.5	V	
リセットゲート電圧	VRG	-20.5	-	4.5	V	
出力ゲート電圧	VOG	-20.5	-	4.5	V	
垂直クロック電圧	VPXV	-20.5	-	4.5	V	
CCDグランド電圧	VAGND	-11.5	-	-9.5	V	
ROIC電源電圧	アナログ端子	Vdd(A)	-0.3	-	3.9	V
	デジタル端子	Vdd(D)	-0.3	-	3.9	
	カウンタ端子	Vdd(C)	-0.3	-	3.9	
ROICデジタル入力端子電圧*3	Vi	-0.3	-	3.9	V	
はんだ付け条件*4	Tsol	260 °C, 5秒以内, リード根元より2 mm以上離す			-	

*2: パッケージ温度

*3: SPI_CS, SPI_SCLK, SPI_MOSI, SPI_RSTB, CLK, TG_reset, PLL_reset

*4: はんだごてを使用してください。

注) 絶対最大定格を瞬間でも超えると、製品の品質を損なう恐れがあります。必ず絶対最大定格の範囲内で使用してください。

■ 動作条件 (TDIモード, Ta=25 °C)

項目	記号	Min.	Typ.	Max.	単位	
出力トランジスタドレイン電圧	VOD	2.5	4.5	6.5	V	
リセットドレイン電圧	S14810	-0.5	1.5	3.5	V	
	S14813	-1.5	0.5	2.5		
オーバーフロードレイン電圧	VOFD	-0.5	1.5	3.5	V	
オーバーフローゲート電圧	VOFG	-7.5	-5.5	-3.5	V	
出力ゲート電圧	VOG	-7.5	-5.5	-3.5	V	
サミングゲート電圧	VSGH	-5.5	-3.5	-1.5	V	
	VSGL	-15.5	-13.5	-11.5		
リセットゲート電圧	VRGH	-3.5	-1.5	0.5	V	
	VRGL	-13.5	-11.5	-9.5		
垂直クロック電圧	VPXVH	-5.5	-3.5	-1.5	V	
	VPXVL	-15.5	-13.5	-11.5		
CCDグランド電圧	VAGND	-	-10.5	-	V	
ROIC電源電圧	アナログ端子	Vdd(A)	3.2	3.3	3.45	V
	デジタル端子	Vdd(D)	3.2	Vdd(A)	3.45	
	カウンタ端子	Vdd(C)	2.6	2.7	2.9	
ROICデジタル入力端子電圧*5	ViH	Vdd(D) - 0.25	Vdd(D)	Vdd(D) + 0.25	V	
	ViL	0	-	0.25		

*5: SPI_CS, SPI_SCLK, SPI_MOSI, SPI_RSTB, CLK, TG_reset, PLL_reset

電气的特性

デジタル入力

[指定のない場合はTa=25 °C, 動作条件の表 (P.2)のTyp.値]

項目	記号	Min.	Typ.	Max.	単位
マスタークロックパルス周波数	f(CLK)	25	30	35	MHz
マスタークロックパルスデューティ比	D(CLK)	45	50	55	%
デジタル入力信号	上昇時間*6 *7	tr(sigi)	5	7	ns
	下降時間*6 *7	tf(sigi)	5	7	

*6: SPI_CS, SPI_SCLK, SPI_MOSI, SPI_RSTB, CLK, TG_reset, PLL_reset

*7: 入力電圧が10%から90%の間で上昇/下降する時間

デジタル出力

[指定のない場合はTa=25 °C, 動作条件の表 (P.2)のTyp.値]

項目	記号	Min.	Typ.	Max.	単位	
データレート	DR	f(CLK) × 8			MHz	
画素同期信号 (PCLK)周波数	f(PCLK)	f(CLK) × 4			MHz	
デジタル出力電圧 (LVDS出力)	オフセット	Vofs	1.13	1.25	1.38	V
	差動	Vdiff	0.25	0.35	0.45	V
	上昇時間*8 *9	tr(out)	-	2	3	ns
	下降時間*8 *9	tf(out)	-	2	3	ns

*8: Out_A~H, Vsync, Hsync, PCLK, CTR

*9: 出力端子に2 pFの負荷容量を付けたときに、出力電圧が10%から90%の間で上昇/下降する時間

CCD

[指定のない場合はTa=25 °C, 動作条件の表 (P.2)のTyp.値]

項目	記号	Min.	Typ.	Max.	単位
ラインレート	LR	-	100	100	kHz
垂直シフトレジスタ容量	CPXV	-	1200	-	pF
サミングゲート容量	Csg	-	40	-	pF
リセットゲート容量	CRG	-	40	-	pF
電荷転送効率	CTE	0.99995	0.99999	-	-

消費電流

項目	記号	S14810			S14813			単位	
		Min.	Typ.	Max.	Min.	Typ.	Max.		
消費電流	アナログ・デジタル端子*10	I1	-	430	600	-	430	600	mA
	カウンタ端子*11	I2	-	250	350	-	230	350	

*10: 2つのROICの合計値

*11: 飽和時

A/D変換器

項目	記号	仕様	単位
解像度	RESO	10	bit
A/D 分解能	High*12	-	0.17
	Low*13	-	1.67

*12: ゲイン=10倍

*13: ゲイン=1倍

電氣的および光学的特性

[指定のない場合はTa=25 °C, 動作条件の表 (P.2)のTyp.値]

項目	記号	S14810			S14813			単位
		Min.	Typ.	Max.	Min.	Typ.	Max.	
感度波長範囲	λ		400~1100			200~1100		nm
変換効率	Low ^{*14}	-	25	-	-	15	-	$\mu\text{V}/e^-$
	Low ^{*14}	-	0.015	-	-	0.009	-	DN/ e^-
	High ^{*15}	-	250	-	-	150	-	$\mu\text{V}/e^-$
	High ^{*15}	-	0.15	-	-	0.09	-	DN/ e^-
飽和出力 ^{*16}	Low ^{*14}	600	675	-	585	675	-	DN
	High ^{*15}	600	675	-	480	550	-	
飽和電荷量 ^{*17}	Low ^{*14}	40	45	-	65	75	-	ke^-
	High ^{*15}	4	4.5	-	5.3	6.1	-	
飽和出力電圧	Vsat	-	FW × Sv	-	-	FW × Sv	-	V
感度不均一性 ^{*18}	PRNU	-	±3	±10	-	±3	±10	%
暗電流 ^{*19}	DS	-	10	15	-	10	15	$ke^-/\text{pixel}/s$
暗出力	Low ^{*14}	-	150	-	-	90	-	DN/s
	High ^{*15}	-	1500	-	-	900	-	
読み出しノイズ	Low ^{*14}	-	30	50	-	40	80	e^- rms
	High ^{*15}	-	8	15	-	12	20	
ランダムノイズ	Low ^{*14}	-	0.45	0.75	-	0.36	0.72	DN rms
	High ^{*15}	-	1.2	2.25	-	1.08	1.80	
ダイナミックレンジ ^{*20}	Low ^{*14}	800	1500	-	813	1875	-	-
	High ^{*15}	267	563	-	267	509	-	
	*21	2670	5630	-	3250	6250	-	
オフセット出力 ^{*22}	Low ^{*14}	0	200	300	0	210	300	DN
	High ^{*15}	0	200	300	0	320	400	
オフセットばらつき ^{*23}	Low ^{*14}	-	3	10	-	3	10	DN rms
	High ^{*15}	-	3	15	-	7	15	

*14: ゲイン=1倍

*15: ゲイン=10倍

*16: オフセット出力を引いたときに、直線性が±5%以内となる最大出力

*17: 飽和出力に相当する電荷量

*18: $PRNU = \Delta X / X \times 100$ [%]

ΔX : 全有効画素の出力の標準偏差、X: 全有効画素の出力の平均値

*19: 暗電流は温度が5~7 °C上昇すると約2倍になります。

*20: 飽和電荷量と読み出しノイズの比

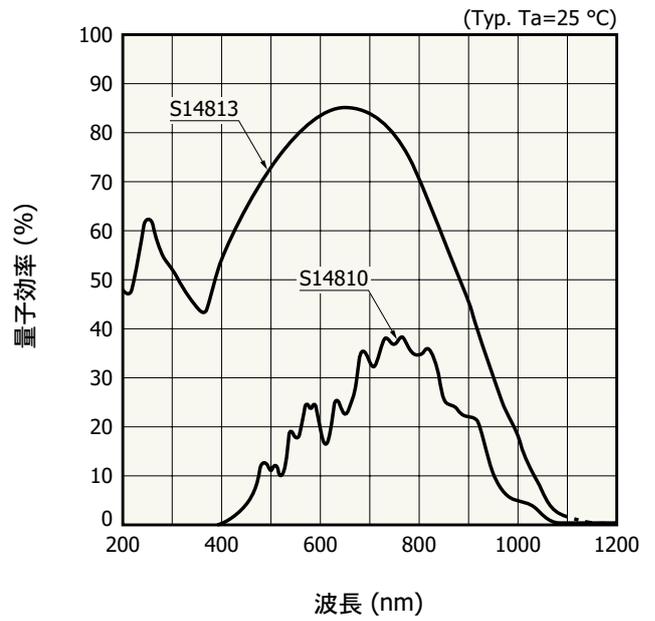
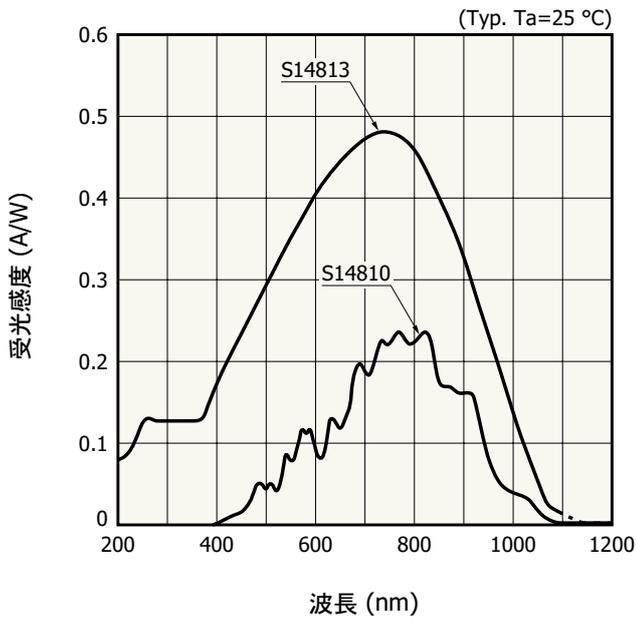
*21: ゲイン 1倍と10倍の場合の合計

*22: 遮光状態における全有効画素出力値の平均

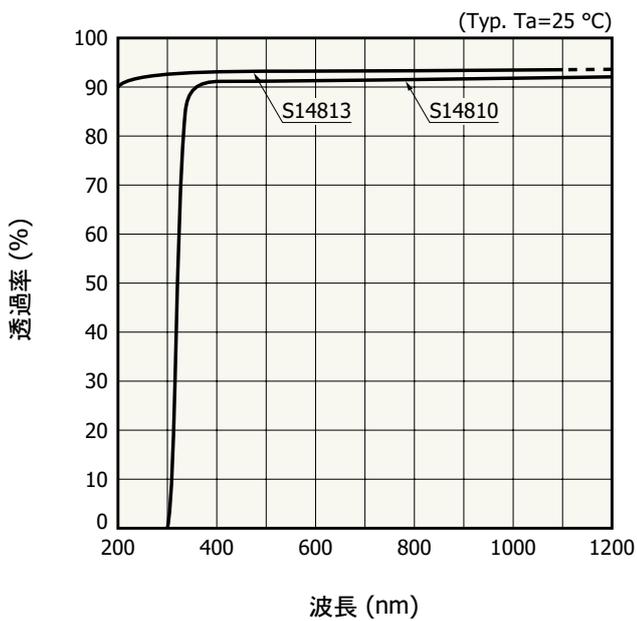
*23: 遮光状態における全有効画素出力値の標準偏差

注) DN (Digital Number): A/D変換器の出力の単位

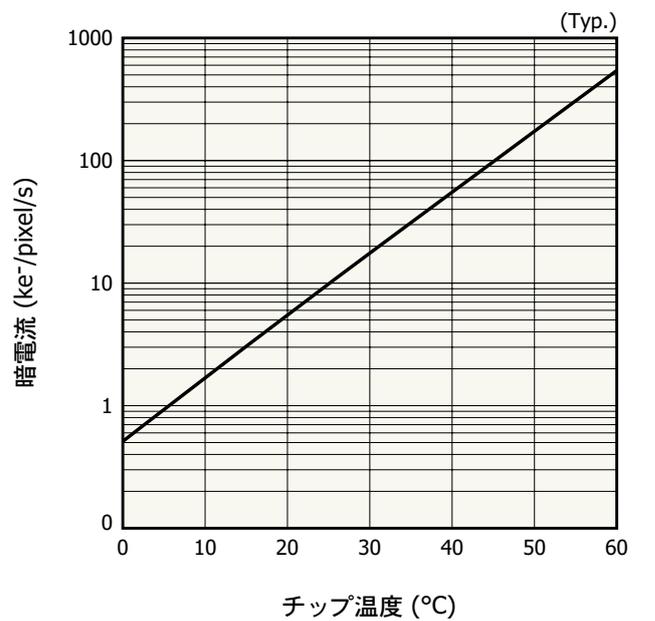
■ 分光感度特性 (窓あり時)



■ 窓材の分光透過特性

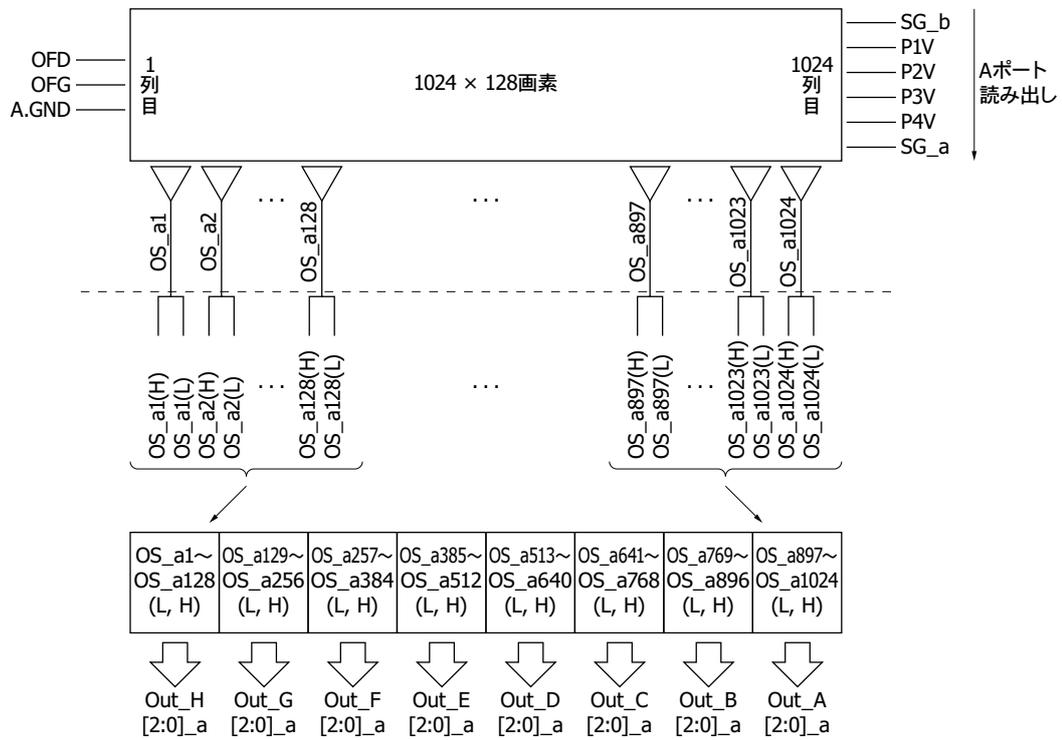


■ 暗電流-チップ温度



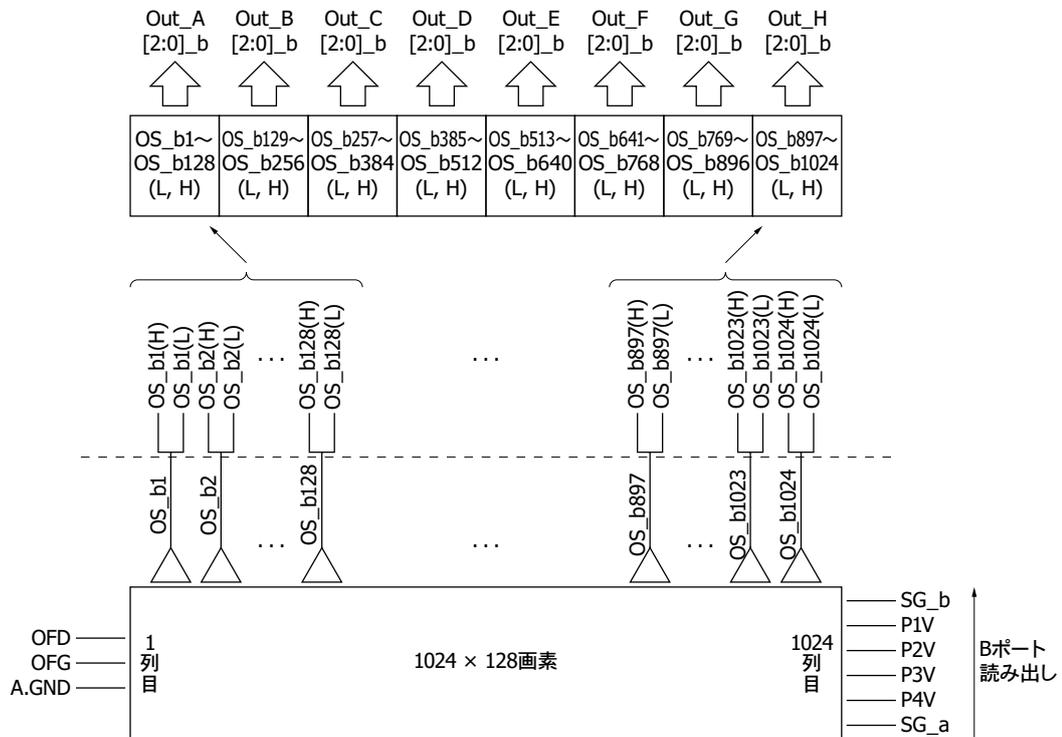
センサ構造

Aポート



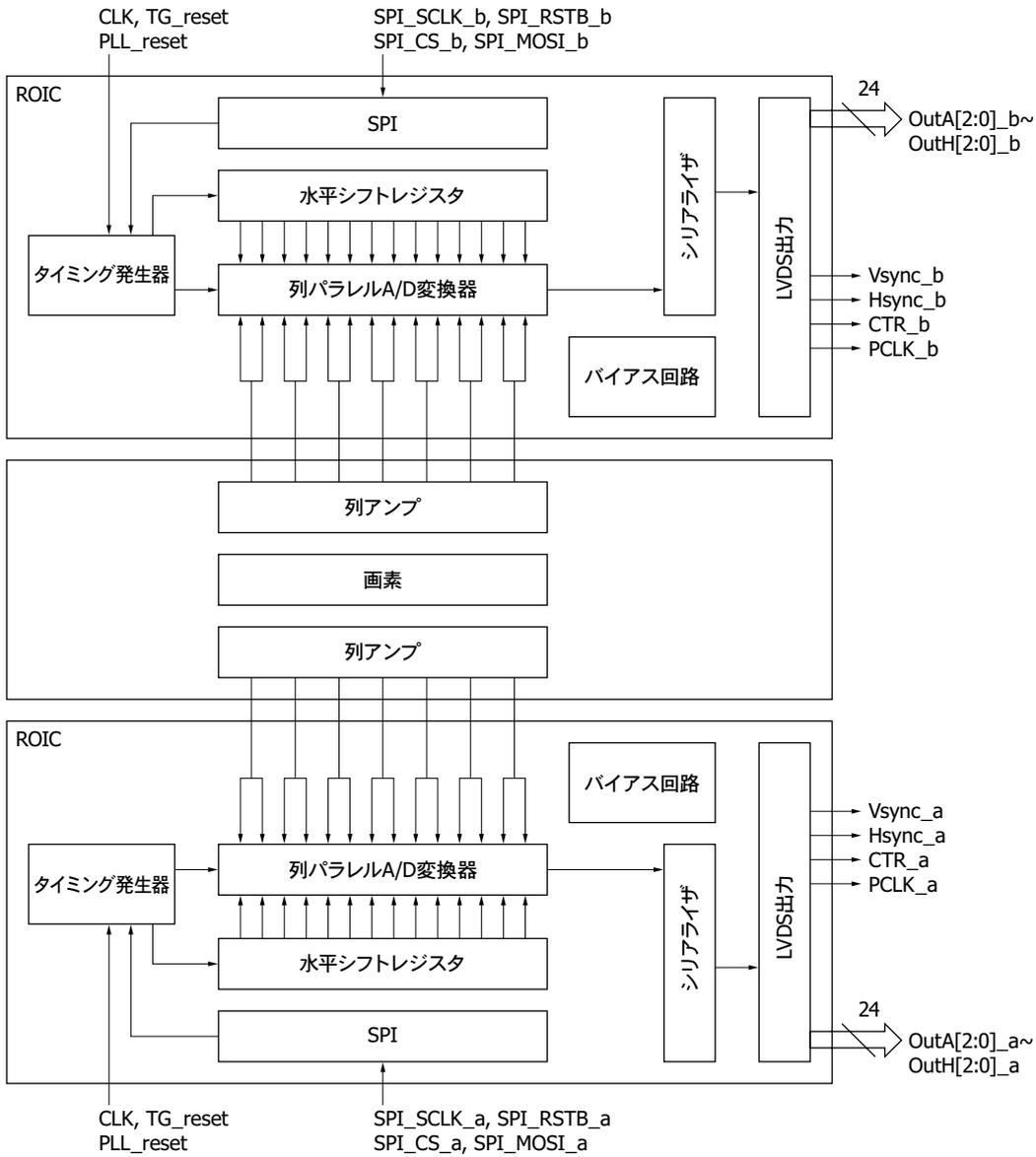
KMPDC07903A

Bポート



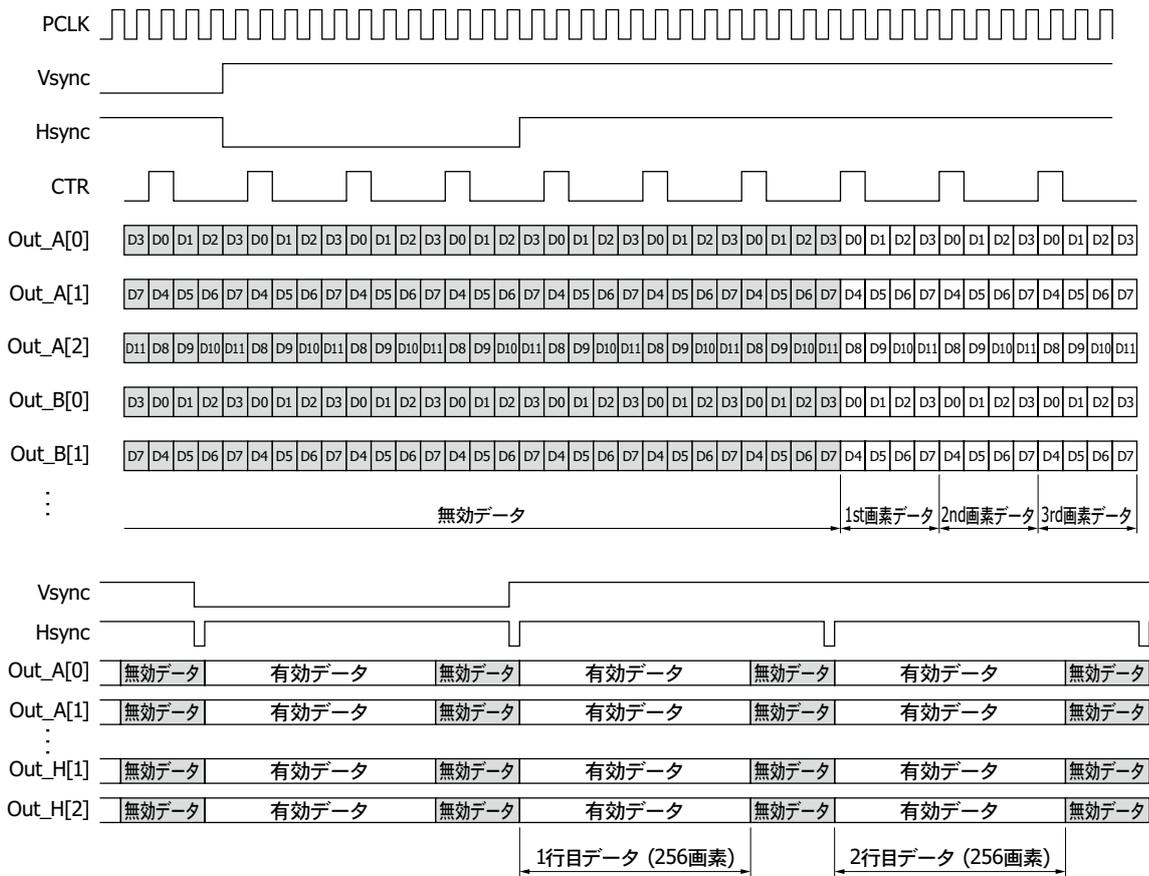
KMPDC07913B

■ ブロック図



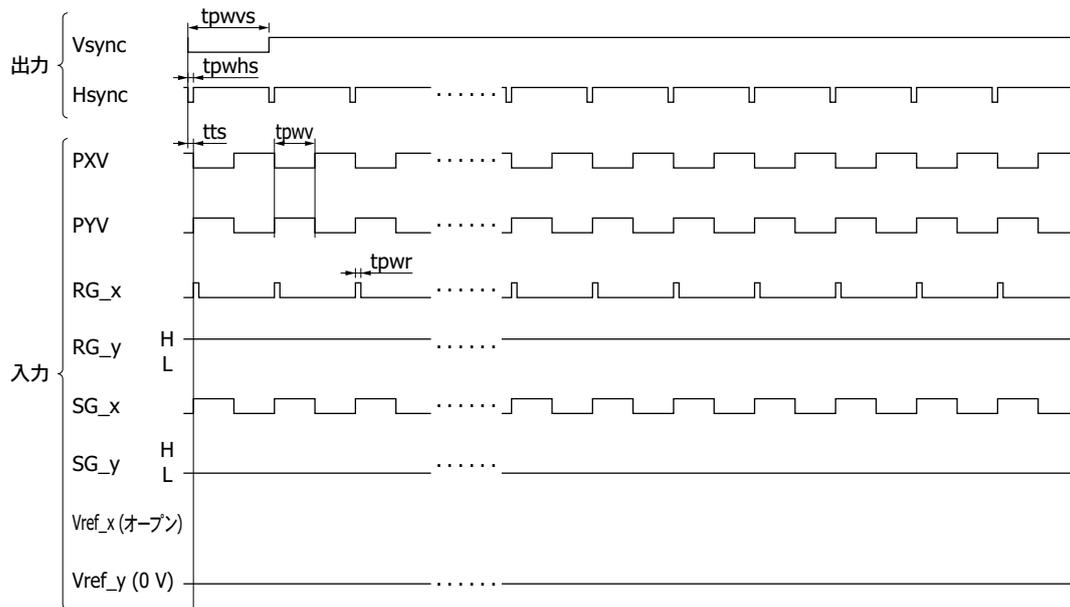
KMPDC0792JA

■ タイミングチャート



KMPDC0793JB

TDIモード



KMPDC0794JB

■ 垂直クロック位相

読み出しポート	PXV	PYV
A	P1V, P2V	P3V, P4V
B	P2V, P3V	P1V, P4V

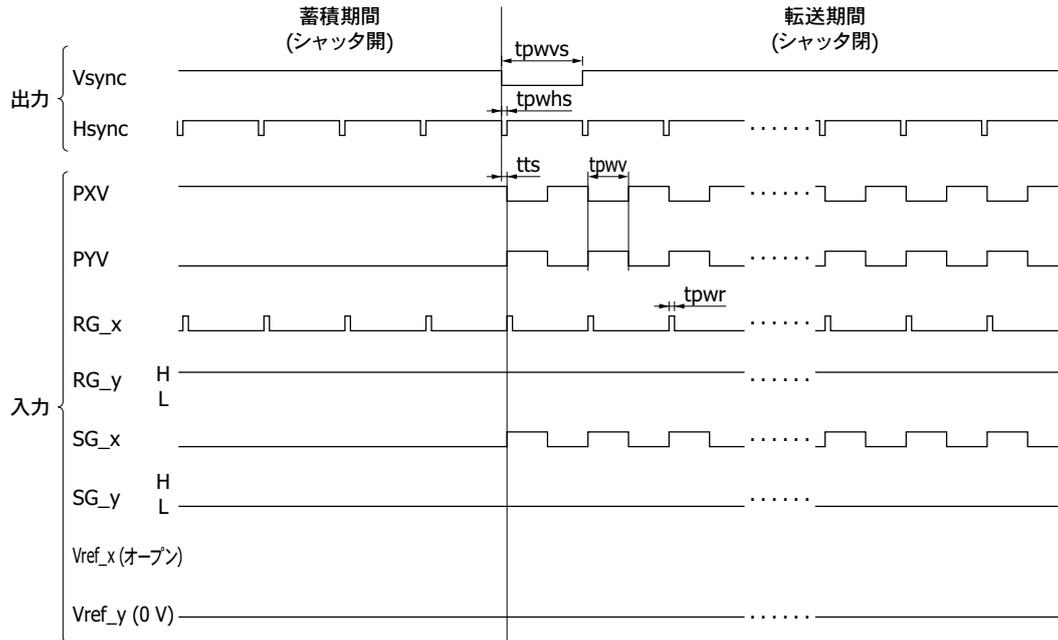
■ RG, SG, Vref

読み出しポート	RG_x	RG_y	SG_x	SG_y	Vref_x	Vref_y
A	RG_a	RG_b	SG_a	SG_b	Vref1_a, Vref3_a	Vref1_b, Vref3_b
B	RG_b	RG_a	SG_b	SG_a	Vref1_b, Vref3_b	Vref1_a, Vref3_a

■ ADC_N [7:0], DO_N [7:0]

読み出しポート	AポートSPI	BポートSPI
A	0	199
B	199	0

エリアスキャンモード



KMPDC07953B

■ 垂直クロック位相

読み出しポート	PXV	PYV
A	P1V, P2V	P3V, P4V
B	P2V, P3V	P1V, P4V

■ RG, SG, Vref

読み出しポート	RG_x	RG_y	SG_x	SG_y	Vref_x	Vref_y
A	RG_a	RG_b	SG_a	SG_b	Vref1_a, Vref3_a	Vref1_b, Vref3_b
B	RG_b	RG_a	SG_b	SG_a	Vref1_b, Vref3_b	Vref1_a, Vref3_a

■ ADC_N [7:0], DO_N [7:0]

読み出しポート	AポートSPI	BポートSPI
A	0	199
B	199	0

項目	記号	Min.	Typ.	Max.	単位
PXV, PYV*24 SG*24	パルス幅	tpwv	5	-	μ s
	上昇/下降時間	tprv, tpfv	10	-	ns
	デューティ比	-	50	-	%
RG	パルス幅	tpwr	500	600	ns
	上昇/下降時間	tpr, tprf	5	-	ns
Vsync-CCD クロックタイミングシフト	tts	-100	0	100	ns

*24: 最大パルス振幅の50%のところに対称クロックパルスをオーバーラップさせてください。

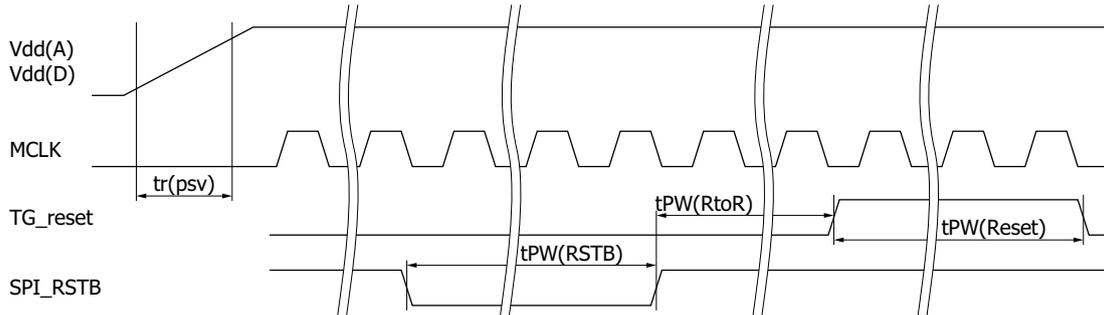
項目		記号	Min.	Typ.	Max.	単位
Vsync	パルス幅 ^{*25}	tpwvs	-	300	-	cycles
Hsync	パルス幅 ^{*25}	tpwhs	-	3	-	cycles

*25: 1サイクルは1マスタークロックパルスサイクルの周期。

デジタル出カタイミング

電源投入時のReset入力

すべての電源電圧を動作条件まで上昇させた後、下図に示すように“TG_reset”と“SPI_RSTB”を入力してタイミング発生器とSPI回路を初期化してください。



KMPDC07963A

[指定のない場合はTa=25 °C, 動作条件の表 (P.2)のTyp.値]

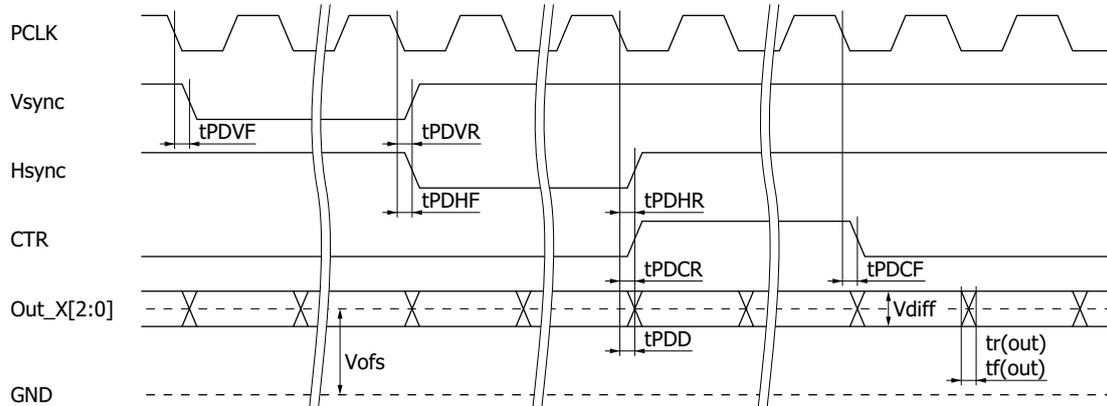
項目	記号	Min.	Typ.	Max.	単位
電源投入時のSPI_RSTB信号のLow期間	tPW(RSTB)	100	-	-	ns
電源投入時のSPI_RSTB信号とTG_Reset信号の間隔	tPW(RtoR)	100	-	-	ns
電源投入時のTG_Reset信号High期間 ^{*26 *27}	tPW(Reset)	3	-	-	cycles
電源電圧上昇時間 ^{*28}	tr(psv)	-	20	-	ms

*26: リセット信号入力後、1フレーム目に誤ったデータが出力されますので、2フレーム目以降を使用してください。

*27: 1サイクルは1マスタークロックパルスサイクルの周期。

*28: 電源投入時または読み出し方向の切り替え時に、1 μFの外部負荷容量で電源電圧が10%から90%に上昇する時間。

デジタル出力 (LVDS)



KMPDC07973A

項目	記号	Min.	Typ.	Max.	単位	
データレート (1ポート当たり)	VR	f(CLK)			Hz	
デジタル出力電圧 (LVDS出力)	オフセット	Vofs	1.13	1.25	1.38	V
	差動	Vdiff	0.25	0.35	0.45	V
デジタル出力信号	上昇時間*29 *30	tr(out)	-	2	3	ns
	下降時間*29 *30	tf(out)	-	2	3	
PCLK - Dout遅延時間	tPDD	-	-	3	ns	
PCLK - Hsync遅延時間	上昇時間	tPDHR	-	-	5	ns
	下降時間	tPDHF	-	-	5	
PCLK - Vsync遅延時間	上昇時間	tPDVR	-	-	5	ns
	下降時間	tPDVF	-	-	5	
PCLK - CTR遅延時間	上昇時間	tPDCR	-	-	3	ns
	下降時間	tPDCF	-	-	3	

*29: Dout, Vsync, Hsync, PCLK, CTR

*30: 出力端子に10 pFの負荷容量を付けたときに、出力電圧が10%から90%の間で上昇/下降する時間

SPI

SPI (Serial Peripheral Interface)では、以下の項目が選択できます。

- ・アナログアンプ出力のオフセット調整
- ・A/D変換器の動作モード設定

SPI は、SPI_SCLK、SPI_CS、SPI_MOSI、SPI_RSTBを用いて設定します。

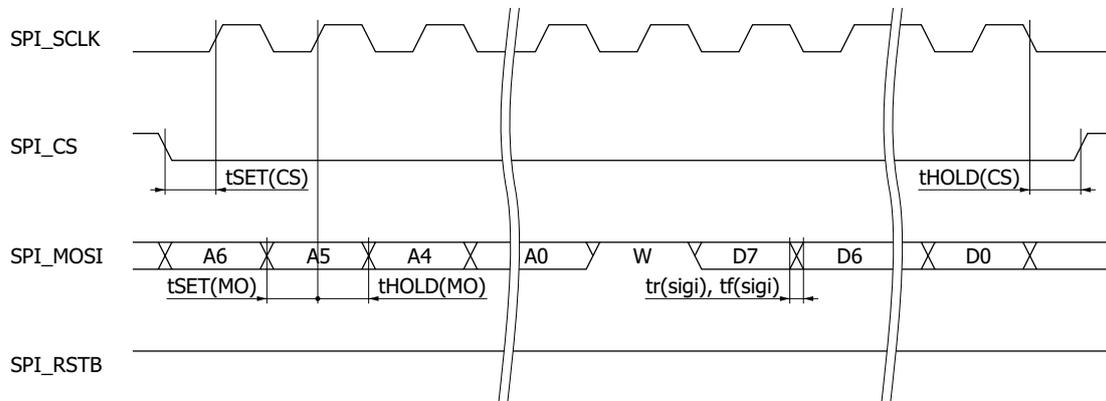
SPI_SCLK: SPIクロック信号

SPI_CS : SPI選択信号

SPI_MOSI: SPI入力信号

SPI_RSTB: SPIリセット信号

SPI入力

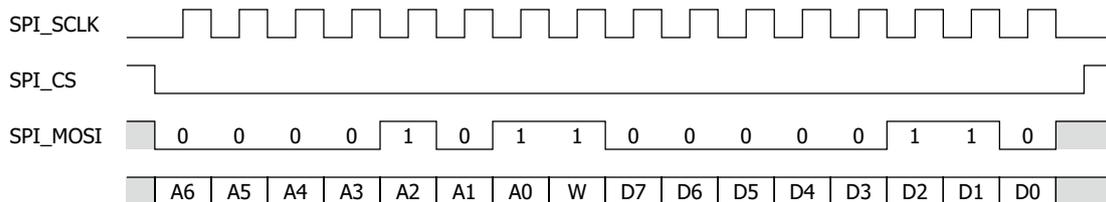


KMPDC07993A

項目	記号	Min.	Typ.	Max.	単位
SPIクロックパルス周波数	f(SCLK)	-	-	10	MHz
SPIセットアップ時間 (SPI_CS)	tSET(CS)	7	-	-	ns
SPIホールド時間 (SPI_CS)	tHOLD(CS)	7	-	-	ns
SPIセットアップ時間 (SPI_MOSI)	tSET(MO)	7	-	-	ns
SPIホールド時間 (SPI_MOSI)	tHOLD(MO)	7	-	-	ns
デジタル入力信号	上昇時間*31	tr(sigi)	5	7	ns
	下降時間*31	tf(sigi)	5	7	

*31: 出力端子に10pFの負荷容量を付けたときに、出力電圧が10%から90%の間で上昇/下降する時間

SPIアドレスの設定



KMPDC08003A

アドレス	名称	初期値		推奨値				説明	
		S14810, S14813		S14810		S14813			
		2進法	10進法	2進法	10進法	2進法	10進法		
0	-	-000 0000	0	-010 0001	33	-010 0001	33	固定値 (推奨値に設定してください)	
1	MODE2[2:0]	---- -000	0	---- -000	0	---- -000	0	Mode2[0]=0: ノーマルモード Mode2[0]=1: ダミーパターン出力モード Mode2[2]=0: ノーマルモード Mode2[2]=1: LVDS電流カットモード ダミーパターン出力例はP.15を参照してください。 (その他のビットは設定を変更しないでください)	
2	-	-----	-	-----	-	-----	-	使用しない (設定を変更しないでください)	
3	-	-----	-	-----	-	-----	-		
4	-	-----	-	-----	-	-----	-		
5	CntEnd[7:0]	0110 0000	96	0110 0010	98	0110 0010	98		ラインレート設定 (P.15)を参照してください。
6	-	-----	-	-----	-	-----	-		
7	-	-----	-	-----	-	-----	-	使用しない (設定を変更しないでください)	
8	-	-----	-	-----	-	-----	-		
9	-	-----	-	-----	-	-----	-		
10	-	-----	-	-----	-	-----	-		
11	-	-----	-	-----	-	-----	-		
12	-	-----	-	-----	-	-----	-		
13	WinWV[15:8]	0000 0100	1040	0000 0001	300	0000 0001	300	WinWV[15:0]において、読み出し行数を設定します。	
14	WinWV[7:0]	0001 0000		0010 1100		0010 1100			
15	-	-----	-	-----	-	-----	-	使用しない (設定を変更しないでください)	
16	-	-----	-	-----	-	-----	-		
17	-	-----	-	-----	-	-----	-		
18	-	-----	-	-----	-	-----	-		
19	-	-----	-	-----	-	-----	-		
20	-	---- 0011	3	---- 1100	12	---- 1100	12	固定値 (推奨値に設定してください)	
21	-	-----	-	-----	-	-----	-	使用しない (設定を変更しないでください)	
22	-	-----	-	-----	-	-----	-		
23	-	0000 0110	6	0000 0111	7	0000 0111	7	固定値 (推奨値に設定してください)	
24	ADC_N[7:0]	0000 0000	0	0000 0000	0	0000 0000	0	*32	
25	-	0000 0110	6	0000 0011	3	0000 0011	3	固定値 (推奨値に設定してください)	
26	DO_N[7:0]	0000 0000	0	0000 0000	0	0000 0000	0	*32	
27	-	0000 0001	1	0000 0011	3	0000 0011	3	固定値 (推奨値に設定してください)	
28	-	0000 0011	3	0000 0010	2	0000 0010	2		
29	-	-----	-	-----	-	-----	-	使用しない (設定を変更しないでください)	
30	TG_N[7:0]	0001 0011	19	0000 0010	2	0000 0010	2	ラインレート設定 (P.15)を参照してください。	
31	-	0000 0100	4	0000 1101	13	0001 0010	18	固定値 (推奨値に設定してください)	
32	-	0001 0000	16	0001 0100	20	0001 1000	24		
33	-	0001 0000	16	0001 0100	20	0001 1000	24		
34	-	0010 1000	40	0010 0100	36	0010 0100	36		
35	-	-----	-	-----	-	-----	-	使用しない (設定を変更しないでください)	
36	-	-----	-	-----	-	-----	-		
37	-	-----	-	-----	-	-----	-		
38	-	-----	-	-----	-	-----	-		
39	-	0010 0000	32	0001 0100	20	0001 0100	20	固定値 (推奨値に設定してください)	
40	-	0001 1000	24	0001 1100	28	0001 1100	28		
41	-	0001 0000	16	0001 1011	27	0001 1011	27		
42	-	0000 0000	0	0000 1110	14	0000 1110	14		
43	-	0000 1000	8	0000 0000	0	0000 0000	0		
44	-	0000 1010	10	0001 0100	20	0001 0100	20		
45	-	-----	-	-----	-	-----	-		
46	-	-----	-	-----	-	-----	-	使用しない (設定を変更しないでください)	
47	-	---- 0000	64	---- 0000	200	---- 0000	200	固定値 (推奨値に設定してください)	
48	-	0100 0000		1100 1000		1100 1000			
49	-	-----		1100 1000		200			1100 1000

*32: ADC_N [7:0]とDO_N [7:0]において、ROICの読み出し/休止状態を切り替えます (読み出しの設定値: 0, 休止状態の設定値: 199)。

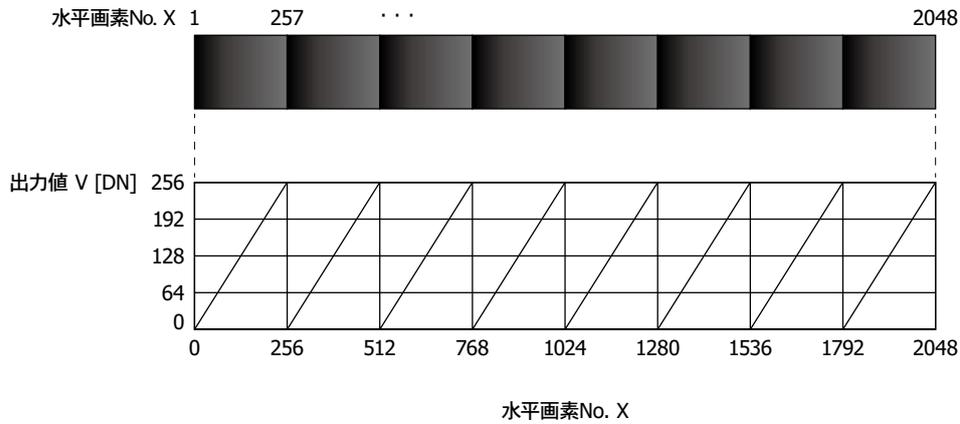
ラインレート設定

TG_N	CntEnd	ラインレート LR (kL/s)	tpwv (μs)
2	98	100.0	5.0
5	77	50.0	10.0
8	70	33.3	15.0
11	67	25.0	20.0
14	65	20.0	25.0

$$LR = \frac{f(\text{CLK})}{100 (\text{TG}_N + 1)} \text{ [Hz]}$$

注) 上記以外のラインレートの設定を推奨しません。

ダミーパターン出力例



KMPDC09533A

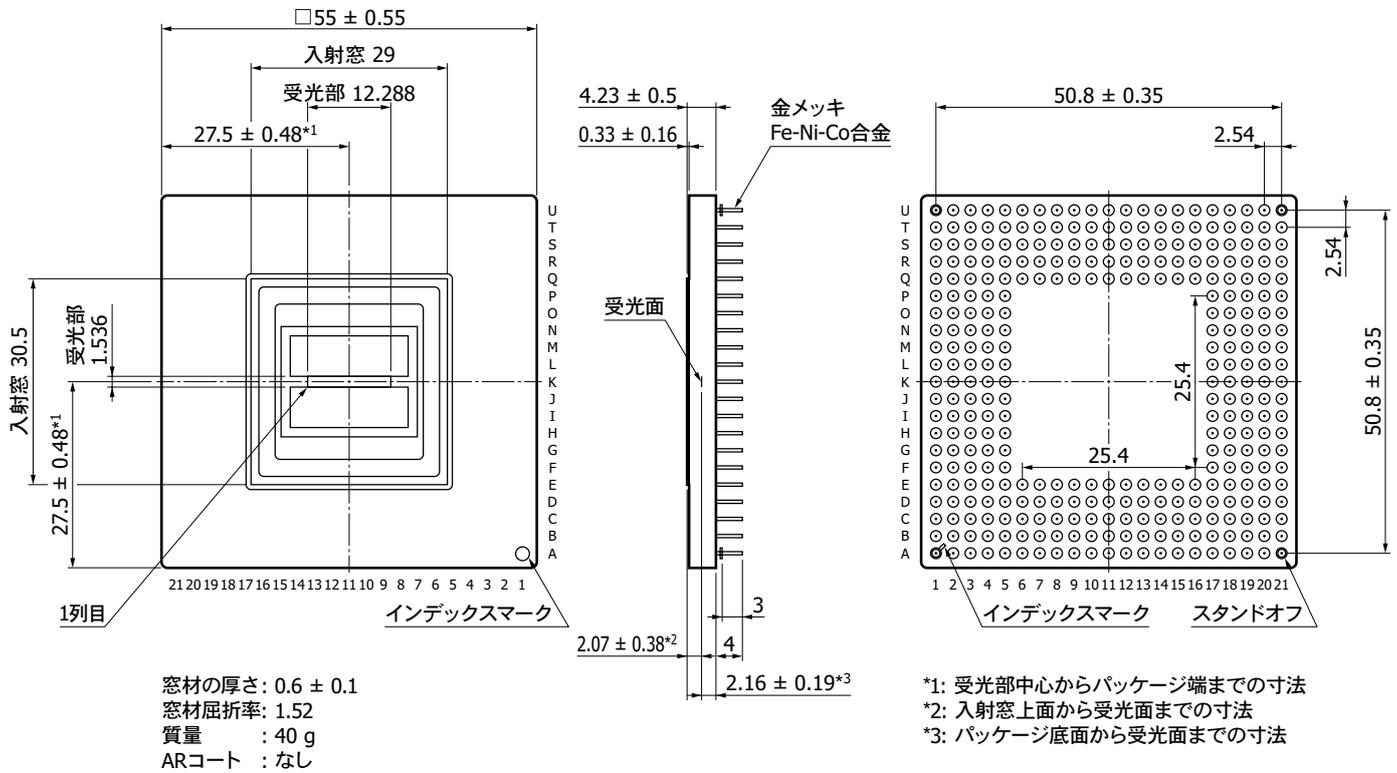
	X: 水平画素No.													
	1	2	3	...	253	254	255	256	257	2047	2048
出力値 V *33 [DN]	2	3	4	...	254	255	0	1	2	0	1

*33: ダミーパターンの出力値 Vは、水平画素No. Xを変数として以下のように定義しています。

$$V = \text{mod}(X + 1, 256)$$

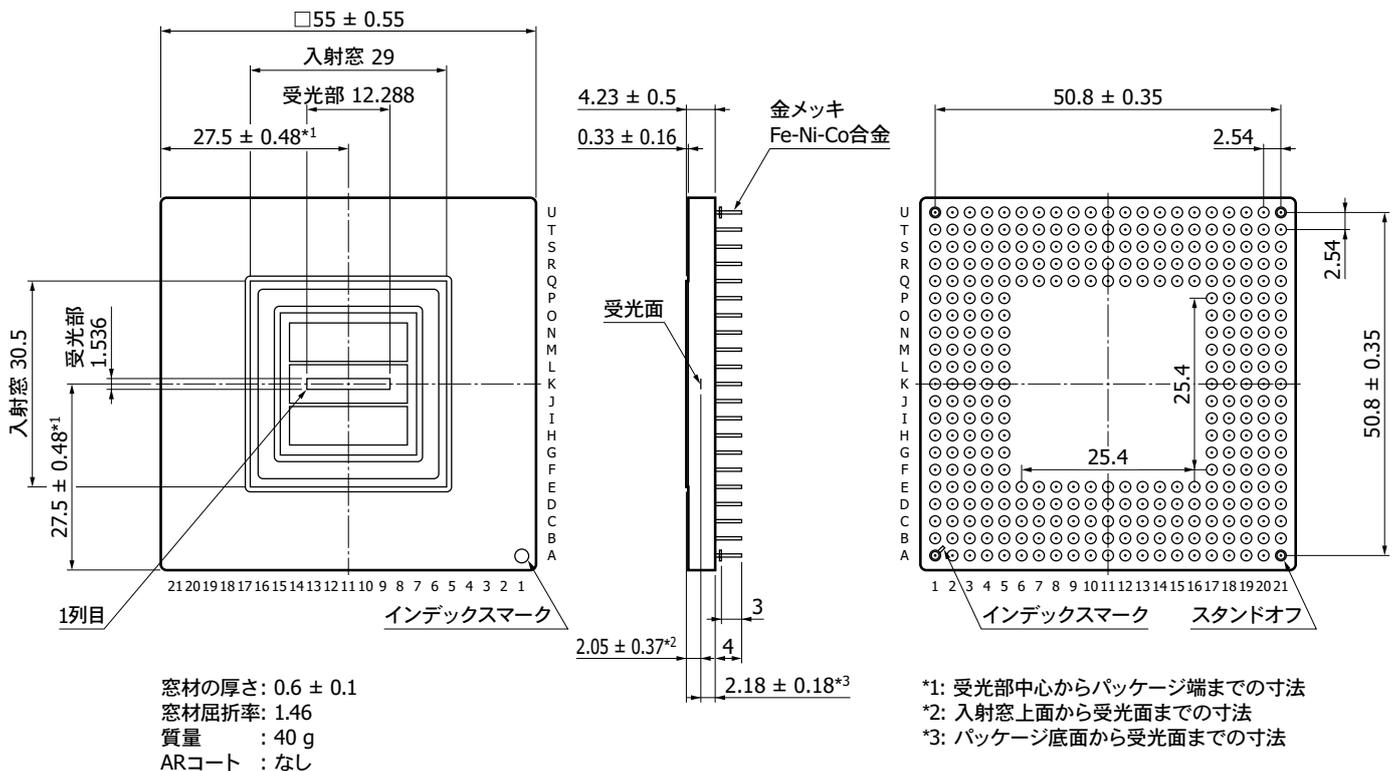
外形寸法図 (単位: mm)

S14810



KMPDA06253B

S14813



KMPDA06263B

■ ピン接続

ピンNo.	記号	機能	I/O	ピンNo.	記号	機能	I/O
A1	GND	グランド (CMOS)	I	C15	Out_Ep[1]_a	画素出力, LVDS (4, 5, 6, 7-bit)信号	O
A2	GND	グランド (CMOS)	I	C16	Out_Fp[0]_a	画素出力, LVDS (0, 1, 2, 3-bit)信号	O
A3	GND	グランド (CMOS)	I	C17	Out_Fp[2]_a	画素出力, LVDS (8, 9, 10, 11-bit)信号	O
A4	Vdd(D)	デジタル電源電圧	I	C18	Out_Gp[1]_a	画素出力, LVDS (4, 5, 6, 7-bit)信号	O
A5	Vdd(D)	デジタル電源電圧	I	C19	Out_Hp[0]_a	画素出力, LVDS (0, 1, 2, 3-bit)信号	O
A6	GND	グランド (CMOS)	I	C20	Out_Hp[2]_a	画素出力, LVDS (8, 9, 10, 11-bit)信号	O
A7	Vdd(C)	カウンタ電源電圧	I	C21	GND	グランド (CMOS)	I
A8	Vdd(C)	カウンタ電源電圧	I	D1	GND	グランド (CMOS)	I
A9	GND	グランド (CMOS)	I	D2	Vref3_a	A/D変換器用バイアス電圧	I
A10	GND	A/D変換器グランド	I	D3	GND	グランド (CMOS)	I
A11	GND	A/D変換器グランド	I	D4	CTRp_a	4-bitシリアルライザ同期信号	O
A12	GND	グランド (CMOS)	I	D5	Hsyncp_a	ライン (水平)同期信号	O
A13	GND	グランド (CMOS)	I	D6	Out_An[0]_a	画素出力, LVDS (0, 1, 2, 3-bit)信号	O
A14	GND	グランド (CMOS)	I	D7	Out_An[2]_a	画素出力, LVDS (8, 9, 10, 11-bit)信号	O
A15	Vdd(D)	デジタル電源電圧	I	D8	Out_Bn[1]_a	画素出力, LVDS (4, 5, 6, 7-bit)信号	O
A16	Vdd(D)	デジタル電源電圧	I	D9	Out_Cn[0]_a	画素出力, LVDS (0, 1, 2, 3-bit)信号	O
A17	GND	グランド (CMOS)	I	D10	Out_Cn[2]_a	画素出力, LVDS (8, 9, 10, 11-bit)信号	O
A18	Vdd(D)	デジタル電源電圧	I	D11	Out_Dn[1]_a	画素出力, LVDS (4, 5, 6, 7-bit)信号	O
A19	Vdd(D)	デジタル電源電圧	I	D12	GND	グランド (CMOS)	I
A20	GND	グランド (CMOS)	I	D13	GND	グランド (CMOS)	I
A21	NC	-		D14	GND	グランド (CMOS)	I
B1	SPI_RSTB_a	SPIリセット信号	I	D15	Out_En[0]_a	画素出力, LVDS (0, 1, 2, 3-bit)信号	O
B2	Vref1_a	LVDS出力用バイアス電圧	I	D16	Out_En[2]_a	画素出力, LVDS (8, 9, 10, 11-bit)信号	O
B3	GND	グランド (CMOS)	I	D17	Out_Fn[1]_a	画素出力, LVDS (4, 5, 6, 7-bit)信号	O
B4	Vsyncp_a	フレーム (垂直)同期信号	O	D18	Out_Gn[0]_a	画素出力, LVDS (0, 1, 2, 3-bit)信号	O
B5	PCLKn_a	画素出力同期信号	O	D19	Out_Gn[2]_a	画素出力, LVDS (8, 9, 10, 11-bit)信号	O
B6	Out_An[1]_a	画素出力, LVDS (4, 5, 6, 7-bit)信号	O	D20	Out_Hn[1]_a	画素出力, LVDS (4, 5, 6, 7-bit)信号	O
B7	Out_Bn[0]_a	画素出力, LVDS (0, 1, 2, 3-bit)信号	O	D21	Vref4_a	A/D変換器用バイアス電圧	O
B8	Out_Bn[2]_a	画素出力, LVDS (8, 9, 10, 11-bit)信号	O	E1	SPI_CS_a	SPI入力信号 (イネーブル信号)	I
B9	Out_Cn[1]_a	画素出力, LVDS (4, 5, 6, 7-bit)信号	O	E2	Vref5_a	A/D変換器用バイアス電圧	O
B10	Out_Dn[0]_a	画素出力, LVDS (0, 1, 2, 3-bit)信号	O	E3	Vref6_a	A/D変換器用バイアス電圧	O
B11	Out_Dn[2]_a	画素出力, LVDS (8, 9, 10, 11-bit)信号	O	E4	CTRn_a	4-bitシリアルライザ同期信号	O
B12	GND	グランド (CMOS)	I	E5	Hsyncn_a	ライン (水平)同期信号	O
B13	GND	グランド (CMOS)	I	E6	Out_Ap[0]_a	画素出力, LVDS (0, 1, 2, 3-bit)信号	O
B14	GND	グランド (CMOS)	I	E7	Out_Ap[2]_a	画素出力, LVDS (8, 9, 10, 11-bit)信号	O
B15	Out_En[1]_a	画素出力, LVDS (4, 5, 6, 7-bit)信号	O	E8	Out_Bp[1]_a	画素出力, LVDS (4, 5, 6, 7-bit)信号	O
B16	Out_Fn[0]_a	画素出力, LVDS (0, 1, 2, 3-bit)信号	O	E9	Out_Cp[0]_a	画素出力, LVDS (0, 1, 2, 3-bit)信号	O
B17	Out_Fn[2]_a	画素出力, LVDS (8, 9, 10, 11-bit)信号	O	E10	Out_Cp[2]_a	画素出力, LVDS (8, 9, 10, 11-bit)信号	O
B18	Out_Gn[1]_a	画素出力, LVDS (4, 5, 6, 7-bit)信号	O	E11	Out_Dp[1]_a	画素出力, LVDS (4, 5, 6, 7-bit)信号	O
B19	Out_Hn[0]_a	画素出力, LVDS (0, 1, 2, 3-bit)信号	O	E12	GND	グランド (CMOS)	I
B20	Out_Hn[2]_a	画素出力, LVDS (8, 9, 10, 11-bit)信号	O	E13	GND	グランド (CMOS)	I
B21	NC	-		E14	GND	グランド (CMOS)	I
C1	SPI_SCLK_a	SPI入力信号 (クロック信号)	I	E15	Out_Ep[0]_a	画素出力, LVDS (0, 1, 2, 3-bit)信号	O
C2	Vref2_a	LVDS出力用バイアス電圧	O	E16	Out_Ep[2]_a	画素出力, LVDS (8, 9, 10, 11-bit)信号	O
C3	CLK	マスタークロック信号 (30 MHzを推奨)	I	E17	Out_Fp[1]_a	画素出力, LVDS (4, 5, 6, 7-bit)信号	O
C4	Vsyncn_a	フレーム (垂直)同期信号	O	E18	Out_Gp[0]_a	画素出力, LVDS (0, 1, 2, 3-bit)信号	O
C5	PCLKp_a	画素出力同期信号	O	E19	Out_Gp[2]_a	画素出力, LVDS (8, 9, 10, 11-bit)信号	O
C6	Out_Ap[1]_a	画素出力, LVDS (4, 5, 6, 7-bit)信号	O	E20	Out_Hp[1]_a	画素出力, LVDS (4, 5, 6, 7-bit)信号	O
C7	Out_Bp[0]_a	画素出力, LVDS (0, 1, 2, 3-bit)信号	O	E21	Vref7_a	A/D変換器用バイアス電圧	O
C8	Out_Bp[2]_a	画素出力, LVDS (8, 9, 10, 11-bit)信号	O	F1	SPI_MOSI_a	SPI入力信号 (設定入力信号)	I
C9	Out_Cp[1]_a	画素出力, LVDS (4, 5, 6, 7-bit)信号	O	F2	Vref8_a	A/D変換器用バイアス電圧	O
C10	Out_Dp[0]_a	画素出力, LVDS (0, 1, 2, 3-bit)信号	O	F3	Vref9_a	A/D変換器用バイアス電圧	O
C11	Out_Dp[2]_a	画素出力, LVDS (8, 9, 10, 11-bit)信号	O	F4	TG_reset	タイミング回路リセット	I
C12	GND	グランド (CMOS)	I	F5	PLL_reset	内部PLLリセット信号	I
C13	GND	グランド (CMOS)	I	F17	GND	グランド (CMOS)	I
C14	GND	グランド (CMOS)	I	F18	GND	グランド (CMOS)	I

ピンNo.	記号	機能	I/O	ピンNo.	記号	機能	I/O
F19	GND	グランド (CMOS)	I	L4	SG_b	CCDサミングゲート_b	I
F20	NC	-		L5	P3V	CCD垂直レジスタ クロック_3	I
F21	NC	-		L17	P2V	CCD垂直レジスタ クロック_2	I
G1	GND	グランド (CMOS)	I	L18	SG_b	CCDサミングゲート_b	I
G2	GND	グランド (CMOS)	I	L19	A.GND	CCDグランド電圧	I
G3	GND	グランド (CMOS)	I	L20	OFD	CCDオーバーフロードレイン電圧	I
G4	GND	グランド (CMOS)	I	L21	A.GND	CCDグランド電圧	I
G5	GND	グランド (CMOS)	I	M1	A.GND	CCDグランド電圧	I
G17	GND	グランド (CMOS)	I	M2	RD	CCDリセットドレイン電圧	I
G18	GND	グランド (CMOS)	I	M3	A.GND	CCDグランド電圧	I
G19	GND	グランド (CMOS)	I	M4	RG_b	CCDリセットゲート_b	I
G20	GND	グランド (CMOS)	I	M5	P4V	CCD垂直レジスタ クロック_4	I
G21	GND	グランド (CMOS)	I	M17	P1V	CCD垂直レジスタ クロック_1	I
H1	A.GND	CCDグランド電圧	I	M18	RG_b	CCDリセットゲート_b	I
H2	OD	CCD出カドレイン電圧	I	M19	A.GND	CCDグランド電圧	I
H3	A.GND	CCDグランド電圧	I	M20	OD	CCD出カドレイン電圧	I
H4	A.GND	CCDグランド電圧	I	M21	A.GND	CCDグランド電圧	I
H5	A.GND	CCDグランド電圧	I	N1	A.GND	CCDグランド電圧	I
H17	A.GND	CCDグランド電圧	I	N2	RD	CCDリセットドレイン電圧	I
H18	A.GND	CCDグランド電圧	I	N3	A.GND	CCDグランド電圧	I
H19	A.GND	CCDグランド電圧	I	N4	A.GND	CCDグランド電圧	I
H20	RD	CCDリセットドレイン電圧	I	N5	A.GND	CCDグランド電圧	I
H21	A.GND	CCDグランド電圧	I	N17	A.GND	CCDグランド電圧	I
I1	A.GND	CCDグランド電圧	I	N18	A.GND	CCDグランド電圧	I
I2	OD	CCD出カドレイン電圧	I	N19	A.GND	CCDグランド電圧	I
I3	A.GND	CCDグランド電圧	I	N20	OD	CCD出カドレイン電圧	I
I4	RG_a	CCDリセットゲート_a	I	N21	A.GND	CCDグランド電圧	I
I5	P1V	CCD垂直レジスタ クロック_1	I	O1	GND	グランド (CMOS)	I
I17	P4V	CCD垂直レジスタ クロック_4	I	O2	GND	グランド (CMOS)	I
I18	RG_a	CCDリセットゲート_a	I	O3	GND	グランド (CMOS)	I
I19	A.GND	CCDグランド電圧	I	O4	GND	グランド (CMOS)	I
I20	RD	CCDリセットドレイン電圧	I	O5	GND	グランド (CMOS)	I
I21	A.GND	CCDグランド電圧	I	O17	GND	グランド (CMOS)	I
J1	A.GND	CCDグランド電圧	I	O18	GND	グランド (CMOS)	I
J2	OFD	CCDオーバーフロードレイン電圧	I	O19	GND	グランド (CMOS)	I
J3	A.GND	CCDグランド電圧	I	O20	GND	グランド (CMOS)	I
J4	SG_a	CCDサミングゲート_a	I	O21	GND	グランド (CMOS)	I
J5	P2V	CCD垂直レジスタ クロック_2	I	P1	NC	-	
J17	P3V	CCD垂直レジスタ クロック_3	I	P2	NC	-	
J18	SG_a	CCDサミングゲート_a	I	P3	GND	グランド (CMOS)	I
J19	A.GND	CCDグランド電圧	I	P4	GND	グランド (CMOS)	I
J20	OFD	CCDオーバーフローゲート電圧	I	P5	GND	グランド (CMOS)	I
J21	A.GND	CCDグランド電圧	I	P17	PLL_reset	内部PLLリセット信号	I
K1	A.GND	CCDグランド電圧	I	P18	TG_reset	タイミング回路リセット	I
K2	OG	CCD出力ゲート電圧	I	P19	Vref9_b	A/D変換器用バイアス電圧	O
K3	OS(test)_4 ^{*34}	CCD出カトランジスタソース (テスト)_4	O	P20	Vref8_b	A/D変換器用バイアス電圧	O
K4	OS(test)_3 ^{*34}	CCD出カトランジスタソース (テスト)_3	O	P21	SPI_MOSI_b	SPI入力信号 (設定入力信号)	I
K5	A.GND	CCDグランド電圧	I	Q1	Vref7_b	A/D変換器用バイアス電圧	O
K17	A.GND	CCDグランド電圧	I	Q2	Out_Hp[1]_b	画素出力, LVDS (4, 5, 6, 7-bit)信号	O
K18	OS(test)_1 ^{*34}	CCD出カトランジスタソース (テスト)_1	O	Q3	Out_Gp[2]_b	画素出力, LVDS (8, 9, 10, 11-bit)信号	O
K19	OS(test)_2 ^{*34}	CCD出カトランジスタソース (テスト)_2	O	Q4	Out_Gp[0]_b	画素出力, LVDS (0, 1, 2, 3-bit)信号	O
K20	OG	CCD出力ゲート電圧	I	Q5	Out_Fp[1]_b	画素出力, LVDS (4, 5, 6, 7-bit)信号	O
K21	A.GND	CCDグランド電圧	I	Q6	Out_Ep[2]_b	画素出力, LVDS (8, 9, 10, 11-bit)信号	O
L1	A.GND	CCDグランド電圧	I	Q7	Out_Ep[0]_b	画素出力, LVDS (0, 1, 2, 3-bit)信号	O
L2	OFD	CCDオーバーフローゲート電圧	I	Q8	GND	グランド (CMOS)	I
L3	A.GND	CCDグランド電圧	I	Q9	GND	グランド (CMOS)	I

*34: OS端子は開放

ピンNo.	記号	機能	I/O	ピンNo.	記号	機能	I/O
Q10	GND	グラウンド (CMOS)	I	S16	Out_Ap[1]_b	画素出力, LVDS (4, 5, 6, 7-bit)信号	O
Q11	Out_Dp[1]_b	画素出力, LVDS (4, 5, 6, 7-bit)信号	O	S17	PCLKp_b	画素出力同期信号	O
Q12	Out_Cp[2]_b	画素出力, LVDS (8, 9, 10, 11-bit)信号	O	S18	Vsyncn_b	フレーム (垂直)同期信号	O
Q13	Out_Cp[0]_b	画素出力, LVDS (0, 1, 2, 3-bit)信号	O	S19	CLK	マスタークロック信号 (30 MHzを推奨)	I
Q14	Out_Bp[1]_b	画素出力, LVDS (4, 5, 6, 7-bit)信号	O	S20	Vref2_b	LVDS出力用バイアス電圧	O
Q15	Out_Ap[2]_b	画素出力, LVDS (8, 9, 10, 11-bit)信号	O	S21	SPI_SCLK_b	SPI入力信号 (クロック信号)	I
Q16	Out_Ap[0]_b	画素出力, LVDS (0, 1, 2, 3-bit)信号	O	T1	NC	-	
Q17	Hsyncn_b	ライン (水平)同期信号	O	T2	Out_Hn[2]_b	画素出力, LVDS (8, 9, 10, 11-bit)信号	O
Q18	CTRN_b	4bitシリアルライザ同期信号	O	T3	Out_Hn[0]_b	画素出力, LVDS (0, 1, 2, 3-bit)信号	O
Q19	Vref6_b	A/D変換器用バイアス電圧	O	T4	Out_Gn[1]_b	画素出力, LVDS (4, 5, 6, 7-bit)信号	O
Q20	Vref5_b	A/D変換器用バイアス電圧	O	T5	Out_Fn[2]_b	画素出力, LVDS (8, 9, 10, 11-bit)信号	O
Q21	SPI_CS_b	SPI入力信号 (イネーブル信号)	I	T6	Out_Fn[0]_b	画素出力, LVDS (0, 1, 2, 3-bit)信号	O
R1	Vref4_b	A/D変換器用バイアス電圧	O	T7	Out_En[1]_b	画素出力, LVDS (4, 5, 6, 7-bit)信号	O
R2	Out_Hn[1]_b	画素出力, LVDS (4, 5, 6, 7-bit)信号	O	T8	GND	グラウンド (CMOS)	I
R3	Out_Gn[2]_b	画素出力, LVDS (8, 9, 10, 11-bit)信号	O	T9	GND	グラウンド (CMOS)	I
R4	Out_Gn[0]_b	画素出力, LVDS (0, 1, 2, 3-bit)信号	O	T10	GND	グラウンド (CMOS)	I
R5	Out_Fn[1]_b	画素出力, LVDS (4, 5, 6, 7-bit)信号	O	T11	Out_Dn[2]_b	画素出力, LVDS (8, 9, 10, 11-bit)信号	O
R6	Out_En[2]_b	画素出力, LVDS (8, 9, 10, 11-bit)信号	O	T12	Out_Dn[0]_b	画素出力, LVDS (0, 1, 2, 3-bit)信号	O
R7	Out_En[0]_b	画素出力, LVDS (0, 1, 2, 3-bit)信号	O	T13	Out_Cn[1]_b	画素出力, LVDS (4, 5, 6, 7-bit)信号	O
R8	GND	グラウンド (CMOS)	I	T14	Out_Bn[2]_b	画素出力, LVDS (8, 9, 10, 11-bit)信号	O
R9	GND	グラウンド (CMOS)	I	T15	Out_Bn[0]_b	画素出力, LVDS (0, 1, 2, 3-bit)信号	O
R10	GND	グラウンド (CMOS)	I	T16	Out_An[1]_b	画素出力, LVDS (4, 5, 6, 7-bit)信号	O
R11	Out_Dn[1]_b	画素出力, LVDS (4, 5, 6, 7-bit)信号	O	T17	PCLKn_b	画素出力同期信号	O
R12	Out_Cn[2]_b	画素出力, LVDS (8, 9, 10, 11-bit)信号	O	T18	Vsyncp_b	フレーム (垂直)同期信号	O
R13	Out_Cn[0]_b	画素出力, LVDS (0, 1, 2, 3-bit)信号	O	T19	GND	グラウンド (CMOS)	I
R14	Out_Bn[1]_b	画素出力, LVDS (4, 5, 6, 7-bit)信号	O	T20	Vref1_b	LVDS出力用バイアス電圧	I
R15	Out_An[2]_b	画素出力, LVDS (8, 9, 10, 11-bit)信号	O	T21	SPI_RSTB_b	SPIリセット信号	I
R16	Out_An[0]_b	画素出力, LVDS (0, 1, 2, 3-bit)信号	O	U1	NC	-	
R17	Hsyncp_b	ライン (水平)同期信号	O	U2	GND	グラウンド (CMOS)	I
R18	CTRp_b	4-bitシリアルライザ同期信号	O	U3	Vdd(D)	デジタル電源電圧	I
R19	GND	グラウンド (CMOS)	I	U4	Vdd(D)	デジタル電源電圧	I
R20	Vref3_b	A/D変換器用バイアス電圧	I	U5	GND	グラウンド (CMOS)	I
R21	GND	グラウンド (CMOS)	I	U6	Vdd(D)	デジタル電源電圧	I
S1	GND	グラウンド (CMOS)	I	U7	Vdd(D)	デジタル電源電圧	I
S2	Out_Hp[2]_b	画素出力, LVDS (8, 9, 10, 11-bit)信号	O	U8	GND	グラウンド (CMOS)	I
S3	Out_Hp[0]_b	画素出力, LVDS (0, 1, 2, 3-bit)信号	O	U9	GND	グラウンド (CMOS)	I
S4	Out_Gp[1]_b	画素出力, LVDS (4, 5, 6, 7-bit)信号	O	U10	GND	グラウンド (CMOS)	I
S5	Out_Fp[2]_b	画素出力, LVDS (8, 9, 10, 11-bit)信号	O	U11	GND	A/D変換器グラウンド	I
S6	Out_Fp[0]_b	画素出力, LVDS (0, 1, 2, 3-bit)信号	O	U12	GND	A/D変換器グラウンド	I
S7	Out_Ep[1]_b	画素出力, LVDS (4, 5, 6, 7-bit)信号	O	U13	GND	グラウンド (CMOS)	I
S8	GND	グラウンド (CMOS)	I	U14	Vdd(C)	カウンタ電源電圧	I
S9	GND	グラウンド (CMOS)	I	U15	Vdd(C)	カウンタ電源電圧	I
S10	GND	グラウンド (CMOS)	I	U16	GND	グラウンド (CMOS)	I
S11	Out_Dp[2]_b	画素出力, LVDS (8, 9, 10, 11-bit)信号	O	U17	Vdd(D)	デジタル電源電圧	I
S12	Out_Dp[0]_b	画素出力, LVDS (0, 1, 2, 3-bit)信号	O	U18	Vdd(D)	デジタル電源電圧	I
S13	Out_Cp[1]_b	画素出力, LVDS (4, 5, 6, 7-bit)信号	O	U19	GND	グラウンド (CMOS)	I
S14	Out_Bp[2]_b	画素出力, LVDS (8, 9, 10, 11-bit)信号	O	U20	GND	グラウンド (CMOS)	I
S15	Out_Bp[0]_b	画素出力, LVDS (0, 1, 2, 3-bit)信号	O	U21	GND	グラウンド (CMOS)	I

注) ビデオ出力の記号は以下のように定義されています。

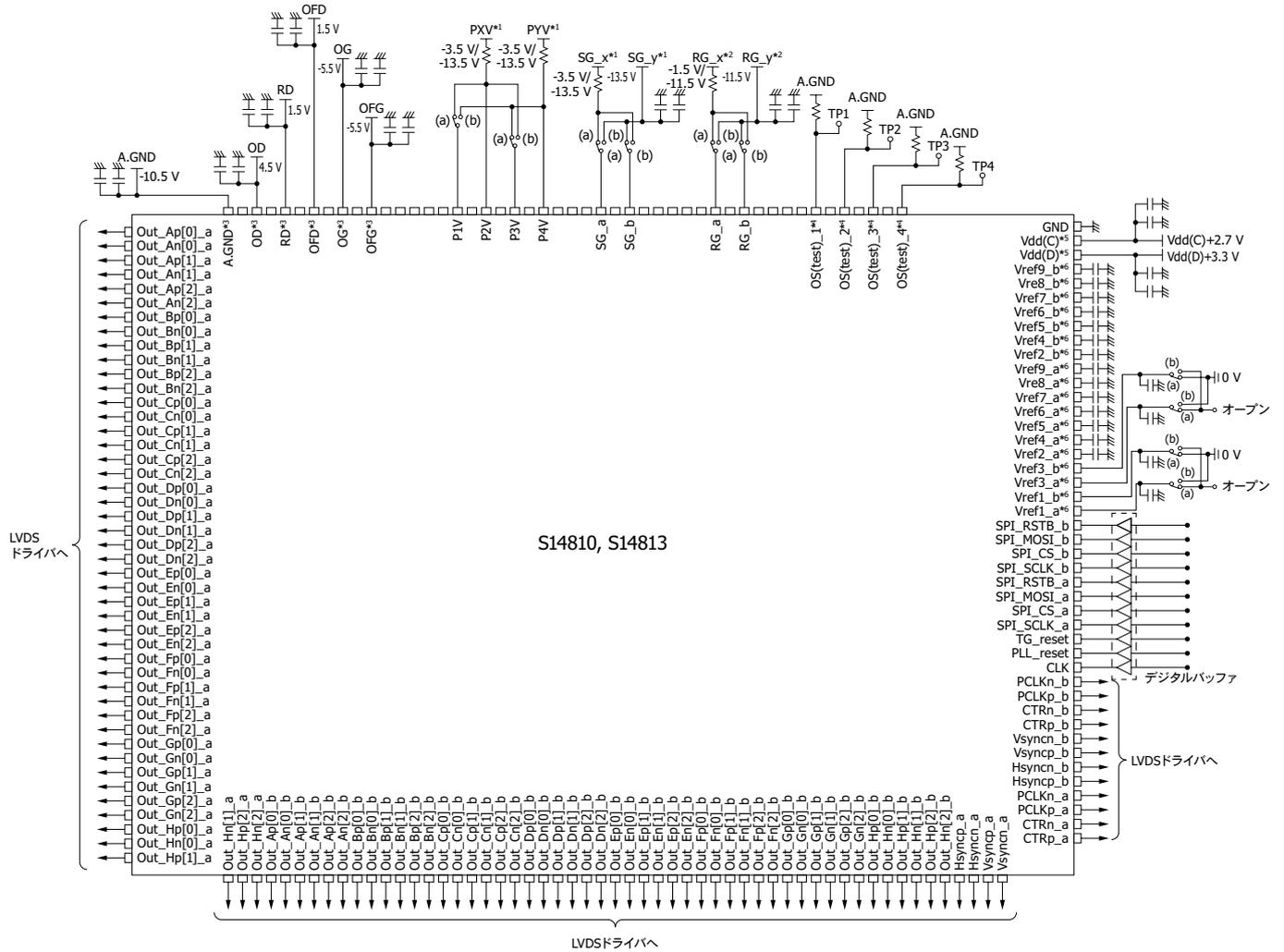
Out_An[0]

— [0]: 0, 1, 2, 3-bits, [1]: 4, 5, 6, 7-bits, [2]: 8, 9, 10, 11-bits

— p: 差動ペアの正入力, n: 差動ペアの負入力

— A~H: 出力ポート

■ 応用回路例



- *1: 10 Ω
- *2: 100 Ω
- *3: 0.1 μFと10 μFを付ける。
- *4: 100 kΩを付ける。
- *5: 0.1 μFと100 μFを付ける。
- *6: 0.1 μFを付ける。

注) Aポート読み出しの際はスイッチを (a)側に、Bポート読み出しの際はスイッチを (b)側に設定する。

KMPDC0811JB

■ 使用上の注意 (静電気対策)

- ・素手あるいは綿の手袋をはめて、センサを取り扱ってください。さらに、摩擦で生じる静電気によるダメージを避けるため、静電防止服やアース付リストバンドを身につけてください。
- ・静電気を帯びる可能性のある作業台などの上に、センサを直接置かないでください。
- ・作業台や作業フロアには、静電気を放電させるためのアース線を接続してください。
- ・センサを取り扱うピンセットやはんだごてなどの道具にもアース線を接続してください。

上記の静電対策については、必ずしもすべてを行う必要はありません。発生する障害の程度に応じて、対策を施してください。

関連情報

www.hamamatsu.com/sp/ssd/doc_ja.html

■ 注意事項

- ・製品に関する注意事項とお願い
- ・イメージセンサ/使用上の注意

■ 技術情報

- ・イメージセンサ/用語の説明

本資料の記載内容は、令和4年12月現在のものです。

製品の仕様は、改良などのため予告なく変更することがあります。本資料は正確を期するため慎重に作成されたものですが、まれに誤記などによる誤りがある場合があります。本製品を使用する際には、必ず納入仕様書をご用命の上、最新の仕様をご確認ください。

本製品の保証は、納入後1年以内に瑕疵が発見され、かつ弊社に通知された場合、本製品の修理または代品の納入を限度とします。ただし、保証期間内であっても、天災および不適切な使用に起因する損害については、弊社はその責を負いません。

本資料の記載内容について、弊社の許諾なしに転載または複製することを禁じます。

浜松ホトニクス株式会社

www.hamamatsu.com

仙台営業所	〒980-0021	仙台市青葉区中央3-2-1 (青葉通プラザ11階)	TEL (022) 267-0121	FAX (022) 267-0135
筑波営業所	〒305-0817	つくば市研究学園5-12-10 (研究学園スクウェアビル7階)	TEL (029) 848-5080	FAX (029) 855-1135
東京営業所	〒100-0004	東京都千代田区大手町2-6-4 (常盤橋タワー11階)	TEL (03) 6757-4994	FAX (03) 6757-4997
中部営業所	〒430-8587	浜松市中区砂山町325-6 (日本生命浜松駅前ビル)	TEL (053) 459-1112	FAX (053) 459-1114
大阪営業所	〒541-0052	大阪市中央区安土町2-3-13 (大阪国際ビル10階)	TEL (06) 6271-0441	FAX (06) 6271-0450
西日本営業所	〒812-0013	福岡市博多区博多駅東1-13-6 (いちご博多イーストビル5階)	TEL (092) 482-0390	FAX (092) 482-0550

固体営業推進部 〒435-8558 浜松市東区市野町1126-1 TEL (053) 434-3311 FAX (053) 434-5184